

06.11.00

12/4 849  
JP00/7011 日本特許庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

REC'D 26 JAN 2001

WIPO PCT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office.

出願年月日  
Date of Application:

2000年 4月17日

EXU

出願番号  
Application Number:

特願2000-114864

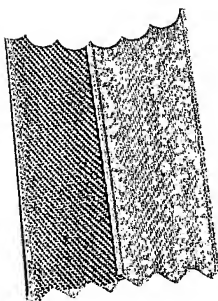
出願人  
Applicant(s):

松下電器産業株式会社



## PRIORITY DOCUMENT

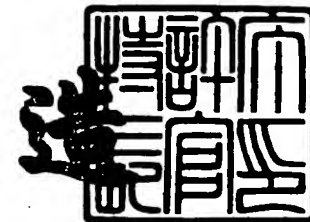
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)



2001年 1月12日

特許庁長官  
Commissioner,  
Patent Office

及川耕造



出証番号 出証特2000-3110944

【書類名】	特許願
【整理番号】	2036420122
【提出日】	平成12年 4月17日
【あて先】	特許庁長官殿
【国際特許分類】	G02F 1/133
【発明者】	
【住所又は居所】	大阪府門真市大字門真1 0 0 6 番地 松下電器産業株式 社内
【氏名】	井上 一生
【発明者】	
【住所又は居所】	大阪府門真市大字門真1 0 0 6 番地 松下電器産業株式 社内
【氏名】	熊川 克彦
【発明者】	
【住所又は居所】	大阪府門真市大字門真1 0 0 6 番地 松下電器産業株式 社内
【氏名】	滝本 昭雄
【発明者】	
【住所又は居所】	大阪府門真市大字門真1 0 0 6 番地 松下電器産業株式 社内
【氏名】	西山 和廣
【発明者】	
【住所又は居所】	大阪府門真市大字門真1 0 0 6 番地 松下電器産業株式 社内
【氏名】	佐藤 一郎
【発明者】	
【住所又は居所】	大阪府門真市大字門真1 0 0 6 番地 松下電器産業株式 社内
【氏名】	木村 雅典

## 【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

## 【代理人】

【識別番号】 100097445

【弁理士】

【氏名又は名称】 岩橋 文雄

## 【選任した代理人】

【識別番号】 100103355

【弁理士】

【氏名又は名称】 坂口 智康

## 【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

## 【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 液晶パネル

【特許請求の範囲】

【請求項 1】 一对の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線電極、走査配線電極が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶パネルにおいて、前記画素電極、共通電極、信号配線電極の少なくともいずれかの電極の上の少なくとも一部分に絶縁膜の形成されていない箇所があり、前記絶縁膜の形成されていない部分により電極が配向膜のみを介して、あるいは直接液晶に接しており、前記画素電極及び前記共通電極が形成されていない基板側に第 3 の電極が形成されており、前記第 3 の電極の上には絶縁膜の形成されていない箇所があることを特徴とする液晶パネル。

【請求項 2】 一对の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線電極、走査配線電極が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶パネルにおいて、前記画素電極、共通電極、信号配線電極の少なくともいずれかの電極の上の少なくとも一部分に絶縁膜の形成されていない箇所があり、前記絶縁膜の形成されていない部分により電極が配向膜のみを介して、あるいは直接液晶に接しており、前記画素電極及び前記共通電極が形成されていない基板側に第 3 の電極が形成されており、前記第 3 の電極の上には絶縁膜が全く形成されていないことを特徴とする液晶パネル。

【請求項 3】 一对の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線電極、走査配線電極が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶パネルにおいて、前記画素電極の上には絶縁膜が全く形成されておらず、前記絶縁膜の形成されていない部分により画素電極が配向膜のみを介して、あるいは直接液晶に接しており、前記画素電極及び前記共通電極が形成されていない基板側に第 3 の電極が形成されており、前記第 3 の電極の上には絶縁膜の形成されていない箇所があることを特徴とする液晶パネル。

【請求項 4】 一对の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線電極、走査配線電極が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶パネルにおいて、前記画素電極の上には絶縁膜が全く形成されておらず、前記絶縁膜の形成されていない部分により画素電極が配向膜のみを介して、あるいは直接液晶に接しており、前記画素電極及び前記共通電極が形成されていない基板側に第 3 の電極が形成されており、前記第 3 の電極の上には絶縁膜が全く形成されていないことを特徴とする液晶パネル。

【請求項 5】 一对の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線電極、走査配線電極が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶パネルにおいて、前記共通電極の上には絶縁膜が全く形成されておらず、前記絶縁膜の形成されていない部分により共通電極が配向膜のみを介して、あるいは直接液晶に接しており、前記画素電極及び前記共通電極が形成されていない基板側に第 3 の電極が形成されており、前記第 3 の電極の上には絶縁膜の形成されていない箇所があることを特徴とする液晶パネル。

【請求項 6】 一对の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線電極、走査配線電極が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶パネルにおいて、前記共通電極の上には絶縁膜が全く形成されておらず、前記絶縁膜の形成されていない部分により共通電極が配向膜のみを介して、あるいは直接液晶に接しており、前記画素電極及び前記共通電極が形成されていない基板側に第 3 の電極が形成されており、前記第 3 の電極の上には絶縁膜が全く形成されていないことを特徴とする液晶パネル。

【請求項 7】 一对の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線電極、走査配線電極が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶パネルにおいて、前記画素電極及び前記共通電極の上には絶縁膜が全く形成されておらず、前記絶縁膜の形成されていない部分により前記画素電極及び前

記共通電極が配向膜のみを介して、あるいは直接液晶に接しており、前記画素電極及び前記共通電極が形成されていない基板側に第3の電極が形成されており、前記第3の電極の上には絶縁膜の形成されていない箇所があることを特徴とする液晶パネル。

【請求項8】 一对の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線電極、走査配線電極が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶パネルにおいて、前記画素電極及び前記共通電極の上には絶縁膜が全く形成されておらず、前記絶縁膜の形成されていない部分により前記画素電極及び前記共通電極が配向膜のみを介して、あるいは直接液晶に接しており、前記画素電極及び前記共通電極が形成されていない基板側に第3の電極が形成されており、前記第3の電極の上には絶縁膜が全く形成されていないことを特徴とする液晶パネル。

【請求項9】 前記液晶パネルに封入される液晶の比抵抗が  $10^{13} \Omega \cdot \text{cm}$  よりも小さいことを特徴とする請求項1～8記載のいずれかに記載の液晶パネル。

【請求項10】 前記液晶パネルにスイッチング素子が形成されており、スイッチング素子の上部には絶縁膜が形成されていることを特徴とする請求項1～8のいずれかに記載の液晶パネル。

【請求項11】 前記第3の電極に走査配線の最小の電圧レベルに対し正の電位が印加されることを特徴とする請求項1～8のいずれかに記載の液晶パネル。

【請求項12】 前記第3の電極が前記共通電極と略同電位に設定されていることを特徴とする請求項1～8のいずれかに記載の液晶パネル。

【請求項13】 前記第3の電極がブラックマトリクスと兼用であることを特徴とする請求項1～8のいずれかに記載の液晶パネル。

【請求項14】 前記第3の電極がカラーフィルターと兼用であることを特徴とする請求項1～8のいずれかに記載の液晶パネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は液晶表示装置や光シャッターなどに利用される液晶パネルに関するものである。

【 0 0 0 2 】

【従来の技術】

液晶パネルは薄型化、軽量化、低電圧駆動が可能などの長所により腕時計、電子卓上計算機、パーソナルコンピューター、パーソナルワードプロセッサなどに利用されている。

【 0 0 0 3 】

従来主として用いられている T N (Twisted Nematic) 型液晶パネルは上下基板に電極を形成し、基板に垂直な縦方向電界により液晶をスイッチングさせる方式である。

【 0 0 0 4 】

これに対して、液晶パネルの視野角を広げる方式として、同一基板上に画素電極及び共通電極を形成し、横方向の電界を印加することにより液晶分子を動作させる横電界方式が提案されている。この方式は I P S (In-Plane-Swicing) 方式あるいは櫛形電極方式とも呼ばれている (液晶ディスプレイ技術：産業図書p42 参照)。

【 0 0 0 5 】

【発明が解決しようとする課題】

I P S パネルの構成を図 3 6、3 7 に示す。

【 0 0 0 6 】

図 3 6 は従来の I P S の液晶パネルの構成を示す上面図である。

【 0 0 0 7 】

図 3 7 (a) は図 3 6 の A - A' での断面図である。

【 0 0 0 8 】

図 3 7 (b) は図 3 6 の B - B' での断面図である。

【 0 0 0 9 】

図 3 7 (c) は図 3 6 の C - C' での断面図である。

【 0 0 1 0 】

従来のTN型液晶パネルは電極が上下基板にあるが、IPSパネルは電極が同一平面上に存在している。

#### 【0011】

また、ドレイン14と接続された電極8、9を画素電極と呼び、ドレイン14と接続されていない電極5、6を共通電極と呼んでいる。

#### 【0012】

IPSパネルにおいて図38に示すように電極間に導電性の異物50が存在する場合には電極間ショートとなる。

#### 【0013】

図62に示すようにゲート電極4と共通電極6間に異物50があり、ゲート電極と共通電極間がショートしている場合にはその接合部分（異物のある部分）にレーザーを照射して異物を除去する方法が用いられている。

#### 【0014】

しかし異物を除去した場合はその箇所の電極も切断されており、ゲート電極上部の絶縁膜が破壊され、ゲート電極が露出してしまう。

#### 【0015】

ゲート電極が露出した状態で高温動作をした場合にその部分に黒点状の表示ムラが発生してしまうことがわかった。

#### 【0016】

この原因としてはゲート電位はほとんどの期間が負電位になっているので、液晶中へ電子注入が起こり、液晶層中にイオンが多数生成する、あるいは液晶層中のイオンがゲートが露出した部分に集まり、イオンの偏在が起こるためであると考えられる。この発生メカニズムを示す模式図を図39に示す。図39では液晶中へ注入される電子を $e^-$ とし、液晶中の物質Aがイオン化されて $A^-$ となる様子を模式的に示している。

#### 【0017】

黒点状のムラに関しては特開平10-206857号公報でも言及されている。特開平10-206857号公報によれば黒点状のムラは画素電極、ソース信号配線の保護層のクラック部分で電気化学反応が起こり、イオン性物質が生成す



ることによって液晶層の電圧保持率が低下して発生するとしている。そしてその解決法として保護膜の膜厚をこの保護膜に接する電極の膜厚より  $0.4 \mu\text{m}$  以上厚くする方法を考案されている。しかしこの方法ではショート対策のためにレーザーを照射して電極を切断すると保護膜がいくら厚くても保護膜は破壊されてしまうので黒点状のムラは発生してしまう。

## 【 0 0 1 8 】

また、液晶の比抵抗が  $10^{13} \Omega \cdot \text{cm}$  以上で、光学的な電圧保持率低下の原因となる絶縁膜を除去し、電界を発生させる電極構造の一部を配向膜に直接接して形成する方法が考案（特開平 1 0 - 1 8 6 3 9 1 号公報）されている。

## 【 0 0 1 9 】

このように電極構造の一部を配向膜に直接接して形成する方法でも、全電極が絶縁膜で被覆されている場合よりは黒点状斑点の大きさは弱冠低減される。しかしこの方法では黒点状斑点低減の効果は小さく、不十分であった。筆者らが検討を行った結果その理由として黒点状のムラの原因となる液晶中のイオン性物質は図 7 1 の模式図に示すように、アレイ基板側だけではなく、対向基板側（カラーフィルタ基板側）にも広がるので、片方の基板側（アレイ基板側）だけ絶縁膜を除去した電極を形成しても不十分であることがわかった。

## 【 0 0 2 0 】

また特開平 1 0 - 1 8 6 3 9 1 号公報は他方の基板に導電層を形成する方法も記述しているが、これは静電気対策のためであり、また導電層の上にはオーバーコートが形成されているので、本発明とは異なる。

## 【 0 0 2 1 】

また特開平 1 0 - 1 8 6 3 9 1 号公報は液晶の比抵抗が  $10^{13} \Omega \cdot \text{cm}$  以上では表示の焼き付き現象（ある一定パターンを長時間表示した後、他のパターンに切り替えても前のパターンが残る現象）が顕著に現れてしまう。

## 【 0 0 2 2 】

また横電界方式の液晶パネルにおいて開口率を高くするために、導電性のブラックマトリクスをコモン電極と略同電位にしたり、ブラックマトリクスの上にコモン電極と略同電位の導電膜を形成する方法（特開平 1 0 - 2 0 6 8 6 7 号公報

）あるいは（特開平 9 - 2 6 9 5 0 4 号公報）が考案されている。しかし先に述べたように黒点状のムラの原因となる液晶中のイオン性物質は図 4 1 の模式図に示すように、対向基板側（カラーフィルタ基板側）だけではなく、アレイ基板側にも広がるので、片方の基板側（対向基板側）だけ絶縁膜を除去した電極を形成しても不十分であった。

#### 【 0 0 2 3 】

本発明は前記従来課題を考慮してなされたものであって、ゲート電位が露出した場合でも黒点状の表示ムラがなく良好な表示品位の液晶パネルを得ることができる。

#### 【 0 0 2 4 】

##### 【課題を解決するための手段】

前記の目的を達成するために請求項 1 の発明は、

一对の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線電極、走査配線電極が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶パネルにおいて、前記画素電極、共通電極、信号配線電極の少なくともいずれかの電極の上の少なくとも一部分に絶縁膜の形成されていない箇所があり、前記絶縁膜の形成されていない部分により電極が配向膜のみを介して、あるいは直接液晶に接しており、前記画素電極及び前記共通電極が形成されていない基板側に第 3 の電極が形成されており、前記第 3 の電極の上には絶縁膜の形成されていない箇所があることを特徴としている。

#### 【 0 0 2 5 】

前記構成にすることにより、ゲート以外の電位が露出しているために、ゲート電位部に偏在したイオンがゲート以外の電位が露出している部分で電子を電極に与え、非イオン化されるためにイオンの偏在が起こらず、黒点状ムラの発生を抑えることができる。

#### 【 0 0 2 6 】

特に両基板（アレイ側基板と対向側基板）に絶縁膜の形成されていない箇所があるためにイオンが両基板側で非イオン化されるために黒点状ムラの発生を抑え

ることができることが重要な点である。この模式図を図 7 3 に示す。

【 0 0 2 7 】

また請求項 2 記載の発明は一对の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線電極、走査配線電極が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶パネルにおいて、前記画素電極、共通電極、信号配線電極の少なくともいずれかの電極の上の少なくとも一部分に絶縁膜の形成されていない箇所があり、前記絶縁膜の形成されていない部分により電極が配向膜のみを介して、あるいは直接液晶に接しており、前記画素電極及び前記共通電極が形成されていない基板側に第 3 の電極が形成されており、前記第 3 の電極の上には絶縁膜が全く形成されていないことを特徴としている。

【 0 0 2 8 】

前記構成にすることにより、第 3 の電極の上には絶縁膜が全く形成されていないので黒点状ムラの発生をさらに抑えることができる。

【 0 0 2 9 】

また請求項 3 の発明は一对の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線電極、走査配線電極が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶パネルにおいて、前記画素電極の上には絶縁膜が全く形成されておらず、前記絶縁膜の形成されていない部分により画素電極が配向膜のみを介して、あるいは直接液晶に接しており、前記画素電極及び前記共通電極が形成されていない基板側に第 3 の電極が形成されており、前記第 3 の電極の上には絶縁膜の形成されていない箇所があることを特徴としている。

【 0 0 3 0 】

前記構成にすることにより、画素電極の上には絶縁膜が全く形成されていないので黒点状ムラの発生をさらに抑えることができる。

【 0 0 3 1 】

また請求項 4 の発明は一对の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線電極、走査配線電極が形成され

ており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶パネルにおいて、前記画素電極の上には絶縁膜が全く形成されておらず、前記絶縁膜の形成されていない部分により画素電極が配向膜のみを介して、あるいは直接液晶に接しており、前記画素電極及び前記共通電極が形成されていない基板側に第3の電極が形成されており、前記第3の電極の上には絶縁膜が全く形成されていないことを特徴としている。

## 【0032】

前記構成にすることにより、画素電極及び第3の電極の上には絶縁膜が全く形成されていないので黒点状ムラの発生をさらに抑えることができる。

## 【0033】

また請求項5の発明は一对の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線電極、走査配線電極が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶パネルにおいて、前記共通電極の上には絶縁膜が全く形成されておらず、前記絶縁膜の形成されていない部分により共通電極が配向膜のみを介して、あるいは直接液晶に接しており、前記画素電極及び前記共通電極が形成されていない基板側に第3の電極が形成されており、前記第3の電極の上には絶縁膜の形成されていない箇所があることを特徴としている。

## 【0034】

前記構成にすることにより、共通電極の上には絶縁膜が全く形成されていないので黒点状ムラの発生をさらに抑えることができる。

## 【0035】

また請求項6の発明は一对の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線電極、走査配線電極が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶パネルにおいて、前記共通電極の上には絶縁膜が全く形成されておらず、前記絶縁膜の形成されていない部分により共通電極が配向膜のみを介して、あるいは直接液晶に接しており、前記画素電極及び前記共通電極が形成されていない基板側に第3の電極が形成されており、前記第3の電極の上には絶縁膜

が全く形成されていないことを特徴としている。

【 0 0 3 6 】

前記構成にすることにより、共通電極及び第 3 の電極の上には絶縁膜が全く形成されていないので黒点状ムラの発生をさらに抑えることができる。

【 0 0 3 7 】

また請求項 7 の発明は一对の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線電極、走査配線電極が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶パネルにおいて、前記画素電極及び前記共通電極の上には絶縁膜が全く形成されておらず、前記絶縁膜の形成されていない部分により前記画素電極及び前記共通電極が配向膜のみを介して、あるいは直接液晶に接しており、前記画素電極及び前記共通電極が形成されていない基板側に第 3 の電極が形成されており、前記第 3 の電極の上には絶縁膜の形成されていない箇所があることを特徴としている。

【 0 0 3 8 】

前記構成にすることにより、画素電極及び共通電極の上には絶縁膜が全く形成されていないので黒点状ムラの発生をさらに抑えることができる。

【 0 0 3 9 】

また請求項 8 の発明は一对の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線電極、走査配線電極が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶パネルにおいて、前記画素電極及び前記共通電極の上には絶縁膜が全く形成されておらず、前記絶縁膜の形成されていない部分により前記画素電極及び前記共通電極が配向膜のみを介して、あるいは直接液晶に接しており、前記画素電極及び前記共通電極が形成されていない基板側に第 3 の電極が形成されており、前記第 3 の電極の上には絶縁膜が全く形成されていないことを特徴としている。

【 0 0 4 0 】

前記構成にすることにより、画素電極及び共通電極及び第 3 の電極の上には絶

縁膜が全く形成されていないので黒点状ムラの発生をさらに抑えることができる。

【0041】

また請求項9の発明は前記液晶パネルに封入される液晶の比抵抗が $10^{13}\Omega \cdot \text{cm}$ よりも小さいことを特徴としている。

【0042】

このように規制することにより表示の焼き付き現象（ある一定パターンを長時間表示した後、他のパターンに切り替えても前のパターンが残る現象）を抑えることができる。

【0043】

また請求項10の発明は前記液晶パネルにスイッチング素子が形成されており、スイッチング素子の上部には絶縁膜が形成されていることを特徴としている。このように規制することによりトランジスタの劣化を防ぐことができる。

【0044】

また請求項11の発明は前記第3の電極に走査配線の最小の電圧レベルに対し正の電位が印加されることを特徴としている。このように規制することにより、より効果的に生成したイオンを非イオン化することができ、黒点状ムラの発生を抑えることができる。

【0045】

また請求項12の発明は前記第3の電極が前記共通電極と略同電位に設定されていることを特徴としている。このように規制することにより、より効果的に生成したイオンを非イオン化することができ、黒点状ムラの発生を抑えることができる。また第3の電極を共通電極と同じ電位にする場合は第3の電極として特別の電位供給手段を設ける必要がないので、構造・工程の簡略化を図ることができる。

【0046】

また請求項13の発明は前記第3の電極がブラックマトリクスと兼用であることを特徴としている。このように規制することにより、電極を別に形成する必要がなく、工数及び部材の削減ができる。

【 0 0 4 7 】

また請求項 1 4 の発明は前記第 3 の電極がカラーフィルターと兼用であることを特徴としている。このように規制することにより、電極を別に形成する必要がなく、工数及び部材の削減ができる。

【 0 0 4 8 】

【発明の実施の形態】

(実施の形態 1)

図 1 は本発明による液晶パネルのアレイ基板側の構成を示す上面図である。

【 0 0 4 9 】

図 2 (a) は図 1 の A-A' での断面図である。図 2 (b) は図 1 の B-B' での断面図である。図 2 (c) は図 1 の C-C' での断面図である。

【 0 0 5 0 】

以下図 1 及び図 2 に示す液晶パネルの実施例を説明する。

【 0 0 5 1 】

ガラス基板 1 上に金属配線として映像信号線 (ソース) 7 と走査信号線 (ゲート) 4 をマトリクス状に形成し、その交点に能動素子 (スイッチング素子) として半導体層 (TFT: Thin Film Transistor) を形成する。

【 0 0 5 2 】

ガラス基板 1 上に A 1 などの金属を用いてゲート電極 4 と共通電極 5、6 を選択的に形成する。

【 0 0 5 3 】

次にプラズマ CVD 法を用いて第 1 のゲート絶縁膜 2 0 となる  $\text{SiN}_x$  を 3 0 0 0 Å の厚さで形成し、トランジスタのチャネル部となる半導体層 (アモルファスシリコン層) 4 0 を 5 0 0 Å の厚さで形成し、エッチングストッパ 2 1 となる  $\text{SiN}_x$  を 1 5 0 0 Å の厚さで順次形成する。この時に図 2 (c) に示すようにトランジスタのチャネル部の形成方法としてゲート電極の上の絶縁膜  $\text{SiN}_x$  をゲート電極 4 よりも小さく形成してエッチングストッパ 2 1 とし、その上にプラズマ CVD 法を用いてリンを含む  $n^+$  のアモルファスシリコン層 4 1 を 5 0 0 Å の厚さで形成し、オーミック接合を得る ( $n^+$ : 高濃度のドーピングであり、 $n$

型不純物添加の割合が多い)。

【0054】

次に電極などを形成する周辺部分にコンタクトホールを形成し、配線部分とのコンタクトがとれるようにする。

【0055】

次にAl/Tiなどの金属を用いて信号配線(ソース線)7、ドレイン線14、画素電極8、9を4000Åの厚さで形成する。

【0056】

その後配線を保護するために第2の絶縁膜(パッシベーション膜)22としてSiNxをプラズマCVD法を用いて3500Åの厚さで形成する。

【0057】

基板を洗浄した後、レジストをスピナーにより塗布し、マスク露光を行うことにより、第2の絶縁膜(パッシベーション膜)を選択的に形成し、画素部において絶縁膜の一部が形成されていない領域を形成する。具体的には図1、2に示すように蓄積容量部の上の第2の絶縁膜(パッシベーション膜)を形成しないようにする。

【0058】

その後現像、乾燥を行った後、RIE(reactive ion etching)によりドライエッチングを行った後、レジストを除去する。

【0059】

次にカラーフィルター16のついた対向のガラス基板2側のブラックマトリクス部分に第3の電極としてAl電極を形成する。

【0060】

このAl電極の上に絶縁膜としてSiNxを選択的に形成する。この際、絶縁膜の一部を除去しておき、対向電極側でも発生したイオンを非イオン化できるようにしておく。

【0061】

図11は対向のガラス基板側の構成を示す上面図である。

【0062】



図 1 2 ( a ) は図 1 1 の A - A ' での断面図である。図 1 2 ( b ) は図 1 1 の B - B ' での断面図である。

【 0 0 6 3 】

次にカラーフィルター 1 6 のついた対向のガラス基板 2 とアレイが形成された基板 1 上に配向膜 3 0 ( A L 5 4 1 7 : J S R 製 ) を印刷・硬化し、ラビング処理を施す。

【 0 0 6 4 】

次にガラス基板 2 の縁部にシール樹脂 ( ストラクトボンド : 三井東圧製 ) を印刷する。シール樹脂中にはスペーサーとして 4 . 0  $\mu$  m のガラスファイバー ( 日本電気硝子製 ) を混入している。

【 0 0 6 5 】

その後、基板間隔を保持するために表示領域内にスペーサーとして直径 3 . 5  $\mu$  m の樹脂球 ( エポスター G P - H C : 日本触媒 ( 株 ) 製 ) を散布する。

【 0 0 6 6 】

その後基板 1 及び対向基板 2 を貼り合わせ、 1 5 0  $^{\circ}$  C で 2 時間加熱することでシール樹脂を硬化させる。

【 0 0 6 7 】

以上のようにして作製した空パネルに誘電率異方性が正の液晶 3 を真空注入法 ( 空パネルを減圧した槽内に設置し、パネル内を真空にした後、注入口を液晶に接触させ、槽内を常圧に戻すことにより、液晶をパネル内に注入する方法 ) にて注入する。

【 0 0 6 8 】

( 表 1 ) に用いた液晶とその比抵抗を示す。

【 0 0 6 9 】

【表 1】

	比抵抗( $\Omega \cdot \text{cm}$ )	表示の焼き付き
液晶A	$10^{11}$ 以上 $10^{12}$ より小さい。	○
液晶B	$10^{12}$ 以上 $10^{13}$ より小さい。	○
液晶C	$10^{13}$ 以上 $10^{14}$ より小さい。	△
液晶D	$10^{14}$ 以上 $10^{15}$ より小さい。	×

【0070】

その後、液晶パネルの注入口に封口樹脂として光硬化性樹脂（ロックタイト 352A：日本ロックタイト製）を注入口全体に塗布し、光を  $10 \text{ mW}/\text{cm}^2$  で 5 分間照射して封口樹脂を硬化した。

【0071】

これら基板 1、2 の上下（ガラス基板の外側）に偏光板（NPF-HEG1425DU：日東電工製）を貼付した。

【0072】

比較例として、（表 2）に示すパネルを作製した。

【0073】

【表 2】

	アレイ基板側 絶縁膜	対向基板側 電極	対向基板側 絶縁膜	黒点状ムラの 大きさ
本発明	絶縁膜除去あり	あり	絶縁膜除去あり	0.1mm
比較例1	絶縁膜除去なし	なし	—	5mm
比較例2	絶縁膜除去なし	あり	絶縁膜除去なし	5mm
比較例3	絶縁膜除去なし	あり	絶縁膜除去あり	2mm
比較例4	絶縁膜除去あり	なし	—	2mm
比較例5	絶縁膜除去あり	あり	絶縁膜除去なし	2mm

【0074】

比較例 1、2 はゲート電位に偏在したイオンを非イオン化するための電極が露

出されていないので、黒点状ムラは大きい。

【0075】

比較例3はアレイ基板の絶縁膜は除去されていないが、対向基板側に非イオン化するための電極が形成されているために、黒点状のムラは比較例1、2よりは小さくなるが、まだ不十分である。

【0076】

比較例4、5はアレイ基板の絶縁膜が除去されているために、ある程度ゲート電位に偏在したイオンを非イオン化できるが、対向基板側に非イオン化するための電極が形成されていない、あるいは対向基板側の電極が露出されていないために、黒点状のムラは比較例1、2よりは小さくなるが、まだ不十分である。

【0077】

本発明ではアレイ基板の絶縁膜が除去されており、かつ対向基板側にも非イオン化するための電極が形成されているため黒点状のムラが0.1mm以下と十分小さく抑えることができる。

【0078】

また本発明と比較例の模式図を図43に示す。

【0079】

これらのパネルのゲート部分にレーザーを照射して、ゲートの電位を露出させ、70℃の高温槽の中に入れ、12時間駆動させた後、中間調を表示させて評価した。

【0080】

対向基板側の第3の電極の電位はアレイ基板側の共通電極と同電位になるように設定した。

【0081】

その結果、表2に示すように比較例1、2はゲート電位に偏在したイオンを非イオン化するための電極が露出されていないので、黒点状ムラは大きくなってしまう。

【0082】

比較例3はアレイ基板の絶縁膜は除去されていないが、対向基板側に非イオン

化するための電極が形成されているために、黒点状のムラは比較例 1、2 よりは小さくなるが、まだ不十分である。

#### 【0083】

比較例 4、5 はアレイ基板の絶縁膜が除去されているために、ある程度ゲート電位に偏在したイオンを非イオン化できるが、対向基板側に非イオン化するための電極が形成されていない、あるいは対向基板側の電極が露出されていないために、黒点状のムラは比較例 1、2 よりは小さくなるが、まだ不十分である。

#### 【0084】

本発明ではアレイ基板の絶縁膜が除去されており、かつ対向基板側にも非イオン化するための電極が形成されているため黒点状のムラが 0.1 mm 以下と十分小さく抑えることができた。

#### 【0085】

また表 1 からわかるように液晶の比抵抗を  $10^{13} \Omega \cdot \text{cm}$  より小さくすることにより表示の焼き付きのない良好な表示を得ることができた。

#### 【0086】

##### (実施の形態 2)

図 13 は本発明による液晶パネルの対向のガラス基板側の構成を示す上面図である。

#### 【0087】

図 14 (a) は図 13 の A-A' での断面図である。図 14 (b) は図 13 の B-B' での断面図である。図 4 (c) は図 3 の C-C' での断面図である。

#### 【0088】

実施の形態 1 では対向基板側の第 3 の電極上の絶縁膜の一部を除去したが、本実施例では対向では対向基板側の第 3 の電極上には絶縁膜を全く形成しない。

#### 【0089】

その他は実施の形態 1 と同様である。

#### 【0090】

図 13、14 のような構成にすることにより、第 3 の電極の上には絶縁膜が全く形成されていないので、実施の形態 1 に比べて黒点状ムラの発生をさらに抑え

ることができる。

【0091】

実施の形態1、2では図1のように蓄積容量の上の画素電極上の絶縁膜を除去したが、除去する部分は図3～6に示すように信号配線電極上や画素電極の上や、それらの電極にまたがるように除去しても良い。

【0092】

また図7、図8に示すように共通電極を画素電極よりも上に形成するようにし、共通電極の上の絶縁膜の一部を除去しても良い。

【0093】

また図9、図10に示すように共通電極と画素電極を同一層に形成し、その上の絶縁膜の一部を除去しても良い。

【0094】

また実施の形態1、2では対向基板側に形成する電極として図11、13に示すようにブラックマトリクス部にマトリクス状に形成したが、図15～20に示すように信号配線電極に対応する部分(図15)や走査配線に対応する部分(図16)などにだけ形成しても良く、また図17～20に示すように島状に形成しても良い。

【0095】

(実施の形態3)

図21は本発明による液晶パネルの構成を示す上面図である。

【0096】

図22(a)は図21のA-A'での断面図である。図22(b)は図21のB-B'での断面図である。図22(c)は図21のC-C'での断面図である。

【0097】

実施の形態1では第2の絶縁膜を除去する箇所として蓄積容量の上の一部のみを除去したが、本発明ではスイッチング素子であるTFTの上部にだけ第2の絶縁膜(パッシベーション膜)22を形成するようにする(すなわち画素電極の上には絶縁膜を全く形成しないようにする)。その他は実施の形態1と同様である。

## 【0098】

対向基板側は図11のように第3の電極上に一部絶縁膜の形成されていない箇所を形成する。

## 【0099】

図21、22のような構成にすることにより、画素電極の上には絶縁膜が全く形成されていないので、実施の形態1に比べて黒点状ムラの発生をさらに抑えることができる。

## 【0100】

(実施の形態4)

実施の形態3では対向基板側に絶縁膜の形成されている箇所を設けたが、本実施例では対向基板側には絶縁膜を形成しない。その他は実施の形態3と同様である。

## 【0101】

すなわち対向基板側は図13、14に示すように絶縁膜を形成せず、アレイ基板側は図21、22に示すようにスイッチング素子であるTFTの上部にだけ第2の絶縁膜(パッシベーション膜)22を形成するようにする(すなわち画素電極の上には絶縁膜を全く形成しないようにする)。

## 【0102】

このような構成にすることにより、画素電極の上及び対向基板側の第3の電極上には絶縁膜が全く形成されていないので、実施の形態1、2、3に比べて黒点状ムラの発生をさらに抑えることができる。

## 【0103】

実施の形態3、4において対向基板側は図15～20に示すような形状でも良く、またアレイ基板側は図23に示すように走査配線電極側に絶縁膜を形成しても良く、また図24に示すように信号配線電極上に絶縁膜を形成しても良く、また図25に示すように走査配線電極上や信号配線電極上に絶縁膜を形成しても良い。

## 【0104】

(実施の形態5)

図 2 6 は本発明による液晶パネルの構成を示す上面図である。

【 0 1 0 5 】

図 2 7 ( a ) は図 2 6 の A - A ' での断面図である。図 2 7 ( b ) は図 2 6 の B - B ' での断面図である。図 2 7 ( c ) は図 2 6 の C - C ' での断面図である。

【 0 1 0 6 】

実施の形態 3 ではガラス基板 1 上に走査線 4 と共通電極 5、6 を形成し、その上に第 1 の絶縁膜を形成し、その上に半導体層、信号線、画素電極を形成したが、

本発明ではガラス基板 1 上に信号線 7、ドレイン 1 4、画素電極 8、9、半導体層 4 1、4 0 を形成し、その上に第 1 の絶縁膜 2 0 を形成し、その上に走査線 4 と共通電極 5、6 を選択的に形成する。

【 0 1 0 7 】

すなわち実施の形態 3 では画素電極 8 上の一部に絶縁膜がなく、共通電極 6 上に絶縁膜が形成されている構成であったが、本発明では画素電極 8 上に絶縁膜が形成されており、共通電極 6 の上には絶縁膜が形成されていない構成である。

【 0 1 0 8 】

対向基板の形成方法は実施の形態 1 と同様である。

【 0 1 0 9 】

対向基板側は図 1 1 のように第 3 の電極上に一部絶縁膜の形成されていない箇所を形成する。

【 0 1 1 0 】

このように共通電極上の絶縁膜と対向基板上の第 3 の電極上の絶縁膜の一部を除去することにより、ゲート電位部に偏在したイオンが画素電極部分に拡散、非イオン化されるために黒点状ムラのない良好な表示品位の液晶パネルを得ることができた。

【 0 1 1 1 】

(実施の形態 6)

実施の形態 5 では対向基板側に絶縁膜の形成されている箇所を設けたが、本実施例では対向基板側には絶縁膜を形成しない。その他は実施の形態 5 と同様であ

る。

#### 【0112】

すなわち対向基板側は図13、14に示すように絶縁膜を形成せず、

アレイ基板側は図26、27に示すようにスイッチング素子であるTFTの上部にだけ絶縁膜（パッシベーション膜）22を形成するようにする（すなわち共通電極の上には絶縁膜を全く形成しないようにする）。

#### 【0113】

このような構成にすることにより、共通電極の上及び対向基板側の第3の電極上には絶縁膜が全く形成されていないので、実施の形態5に比べて黒点状ムラの発生をさらに抑えることができる。

#### 【0114】

実施の形態5、6において対向基板側は図15～20に示すような形状でも良く、またアレイ基板側は図28に示すように走査配線電極側に絶縁膜を形成しても良く、また図29に示すように信号配線電極上に絶縁膜を形成しても良く、また図30に示すように走査配線電極上や信号配線電極上に絶縁膜を形成しても良い。

#### 【0115】

（実施の形態7）

図31は本発明による液晶パネルの構成を示す上面図である。

#### 【0116】

図32（a）は図31のA-A'での断面図である。図32（b）は図31のB-B'での断面図である。

#### 【0117】

実施の形態3ではガラス基板1上に走査線4と共通電極5、6を形成し、その上に第1の絶縁膜を形成し、その上に半導体層、信号線、画素電極を形成したが、

本発明ではガラス基板1上に信号線7、ドレイン14、画素電極8、9、半導体層41、40を形成し、その上に第1の絶縁膜20を形成し、その上に走査線4と共通電極5、6と画素電極8、9、を選択的に形成する。



## 【 0 1 1 8 】

すなわち本発明では画素電極 8 と共通電極 6 を同一の層に形成する  
対向基板の形成方法は実施の形態 1 と同様である。

## 【 0 1 1 9 】

対向基板側は図 1 1 のように第 3 の電極上に一部絶縁膜の形成されていない箇所を形成する。

## 【 0 1 2 0 】

対向基板の形成方法は実施の形態 1 と同様である。

## 【 0 1 2 1 】

このように画素電極上及び共通電極上の絶縁膜と対向基板上の第 3 の電極上の絶縁膜の一部を除去することにより、ゲート電位部に偏在したイオンが画素電極部分に拡散、非イオン化されるために黒点状ムラのない良好な表示品位の液晶パネルを得ることができた。

## 【 0 1 2 2 】

## (実施の形態 8)

実施の形態 7 では対向基板側に絶縁膜の形成されている箇所を設けたが、本実施例では対向基板側には絶縁膜を形成しない。その他は実施の形態 7 と同様である。

## 【 0 1 2 3 】

すなわち対向基板側は図 1 3、1 4 に示すように絶縁膜を形成せず、

アレイ基板側は図 3 1、3 2 に示すようにスイッチング素子である TFT の上部にだけ絶縁膜（パッシベーション膜）2 2 を形成するようにする（すなわち共通電極の上には絶縁膜を全く形成しないようにする）。

## 【 0 1 2 4 】

このような構成にすることにより、共通電極の上及び対向基板側の第 3 の電極上には絶縁膜が全く形成されていないので、実施の形態 9 に比べて黒点状ムラの発生をさらに抑えることができる。

## 【 0 1 2 5 】

実施の形態 9、1 0 において対向基板側は図 1 5 ～ 2 0 に示すような形状でも

良く、またアレイ基板側は図33に示すように走査配線電極側に絶縁膜を形成しても良く、また図34に示すように信号配線電極上に絶縁膜を形成しても良く、また図35に示すように走査配線電極上や信号配線電極上に絶縁膜を形成しても良い。

## 【0126】

なお本実施の形態では液晶としてネマティック液晶を用いたが、ネマティック液晶に限らず、強誘電性液晶や反強誘電性液晶など液晶の種類によらず有効である。

## 【0127】

また配向方法としてラビングを用いない配向（例えば光により配向させる方法）を用いるとさらに均一な配向を得ることができるのでコントラストが良くなる。

## 【0128】

すなわち本発明は液晶材料や配向膜材料、配向方法などによらずに有効である。

## 【0129】

また本発明では能動素子として3端子素子のTFTを用いたが、2端子素子のMIM (Metal-Insulator-Metal)、ZnOバリスタやSiNxダイオード、a-Siダイオードなどでも良い。

## 【0130】

また本実施例ではトランジスタの構造としてボトムゲート構造及びトップゲート構造のアモルファスシリコン (a-Si) を用いたが、他の構成でも良く、またポリシリコン (p-Si) などでも良い。TFTの構造もチャネル保護型でもチャネルエッチ型でもどちらでも良い。すなわち本発明はTFTの構造や種類にかかわらず有効である。

## 【0131】

また基板周辺に駆動回路が形成されていても良い。

## 【0132】

また本実施例では両基板をガラス基板で形成したが、一方あるいは両方の基板

をフィルムやプラスチックなどで形成しても良い。

【0133】

またアレイ基板側にカラーフィルターを形成した基板でも良い。

【0134】

また画素電極、共通電極、対向側の第3の電極としてAlを例にとり説明したが、CrやCuなど他の金属、あるいはITO（酸化スズを混入した酸化インジウム膜）などの透明電極を用いても良い。対向側の第3の電極をITOなどの透明電極で形成するとブラックマトリクス以外の場所に電極を形成しても開口率は低下しない。

【0135】

対向側の第3の電極の形成箇所としてブラックマトリクス部に形成すると、Alなどの金属を用いても、開口率は低下しない。

【0136】

また対向基板側に導電性のブラックマトリクスを用いて、対向基板側の第3の電極を対向基板側のブラックマトリクスと兼ねても良い。

【0137】

また対向基板側に導電性のカラーフィルターを用いて、対向基板側の第3の電極を対向基板側のカラーフィルターと兼ねても良い。

【0138】

またセル厚形成方法としてもスペーサー散布法ではない方法（例えば樹脂により柱を形成する方法）を用いることにより均一なセル厚が形成できる。

【0139】

また反射型液晶パネルとして、絶縁膜あるいは配向膜として着色されたものを用いても良い。

【0140】

なお本発明では画素電極上に絶縁膜を形成しない構成と共通電極上に絶縁膜を形成しない構成を述べた。ゲート電極以外の電位を発生させるという意味でどちらも効果はあるが、対向電位は画素電位のようにプラス・マイナスに振れていないので、どちらかといえば共通電極上に絶縁膜を形成しない方が良い。

【0141】

## 【発明の効果】

以上のように本発明によれば、

一对の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線電極、走査配線電極が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶パネルにおいて、前記画素電極、共通電極、信号配線電極の少なくともいずれかの電極の上の少なくとも一部分に絶縁膜の形成されていない箇所があり、前記絶縁膜の形成されていない部分により電極が配向膜のみを介して、あるいは直接液晶に接しており、

前記画素電極及び前記共通電極が形成されていない基板側に第3の電極が形成されており、前記第3の電極の上には絶縁膜の形成されていない箇所を作製することにより、

ゲート以外の電位が露出しているために、ゲート電位部に偏在したイオンが画素電極部分に拡散、非イオン化されるために表示ムラのない良好な表示品位の液晶パネルを得ることができる。

## 【図面の簡単な説明】

## 【図1】

本実施の形態1、2における液晶パネルのアレイ基板側の構造を模式的に示す上面図

## 【図2】

本実施の形態1、2における液晶パネルのアレイ基板側の構造を模式的に示す断面図

## 【図3】

本実施の形態1、2における液晶パネルのアレイ基板側の構造を模式的に示す上面図

## 【図4】

本実施の形態1、2における液晶パネルのアレイ基板側の構造を模式的に示す上面図

【図 5】

本実施の形態 1、2 における液晶パネルのアレイ基板側の構造を模式的に示す  
上面図

【図 6】

本実施の形態 1、2 における液晶パネルのアレイ基板側の構造を模式的に示す  
上面図

【図 7】

本実施の形態 1、2 における液晶パネルのアレイ基板側の構造を模式的に示す  
上面図

【図 8】

本実施の形態 1、2 における液晶パネルのアレイ基板側の構造を模式的に示す  
断面図

【図 9】

本実施の形態 1、2 における液晶パネルのアレイ基板側の構造を模式的に示す  
上面図

【図 10】

本実施の形態 1、2 における液晶パネルのアレイ基板側の構造を模式的に示す  
断面図

【図 11】

本実施の形態 1、3、5、7 における液晶パネルの対向基板の構造を模式的に  
示す上面図

【図 12】

本実施の形態 1、3、5、7 における液晶パネルの対向基板側の構造を模式的  
に示す断面図

【図 13】

本実施の形態 2、4、6、8 における液晶パネルの対向基板の構造を模式的に  
示す上面図

【図 14】

本実施の形態 2、4、6、8 における液晶パネルの対向基板側の構造を模式的

に示す断面図

【図 1 5】

本実施の形態 1 ～ 8 における液晶パネルの対向基板の構造を模式的に示す上面

図

【図 1 6】

本実施の形態 1 ～ 8 における液晶パネルの対向基板の構造を模式的に示す上面

図

【図 1 7】

本実施の形態 1 ～ 8 における液晶パネルの対向基板の構造を模式的に示す上面

図

【図 1 8】

本実施の形態 1 ～ 8 における液晶パネルの対向基板の構造を模式的に示す上面

図

【図 1 9】

本実施の形態 1 ～ 8 における液晶パネルの対向基板の構造を模式的に示す上面

図

【図 2 0】

本実施の形態 1 ～ 8 における液晶パネルの対向基板の構造を模式的に示す上面

図

【図 2 1】

本実施の形態 3、4 における液晶パネルのアレイ基板側の構造を模式的に示す  
上面図

【図 2 2】

本実施の形態 3、4 における液晶パネルのアレイ基板側の構造を模式的に示す  
断面図

【図 2 3】

本実施の形態 3、4 における液晶パネルのアレイ基板側の構造を模式的に示す  
上面図

【図 2 4】

本実施の形態 3、4 における液晶パネルのアレイ基板側の構造を模式的に示す  
上面図

【図 2 5】

本実施の形態 3、4 における液晶パネルのアレイ基板側の構造を模式的に示す  
上面図

【図 2 6】

本実施の形態 5、6 における液晶パネルのアレイ基板側の構造を模式的に示す  
上面図

【図 2 7】

本実施の形態 5、6 における液晶パネルのアレイ基板側の構造を模式的に示す  
断面図

【図 2 8】

本実施の形態 5、6 における液晶パネルのアレイ基板側の構造を模式的に示す  
上面図

【図 2 9】

本実施の形態 5、6 における液晶パネルのアレイ基板側の構造を模式的に示す  
上面図

【図 3 0】

本実施の形態 5、6 における液晶パネルのアレイ基板側の構造を模式的に示す  
上面図

【図 3 1】

本実施の形態 7、8 における液晶パネルのアレイ基板側の構造を模式的に示す  
上面図

【図 3 2】

本実施の形態 7、8 における液晶パネルのアレイ基板側の構造を模式的に示す  
断面図

【図 3 3】

本実施の形態 7、8 における液晶パネルのアレイ基板側の構造を模式的に示す  
上面図

【図 3 4】

本実施の形態 7、8 における液晶パネルのアレイ基板側の構造を模式的に示す  
上面図

【図 3 5】

本実施の形態 7、8 における液晶パネルのアレイ基板側の構造を模式的に示す  
上面図

【図 3 6】

従来の液晶パネルのアレイの構造を模式的に示す上面図

【図 3 7】

従来の液晶パネルの構造を模式的に示す断面図

【図 3 8】

従来の液晶パネルの異物の箇所を模式的に示す上面図

【図 3 9】

黒点状ムラの発生メカニズムを示す模式図

【図 4 0】

黒点状ムラの発生メカニズムを示す模式図

【図 4 1】

黒点状ムラの発生メカニズムを示す模式図

【図 4 2】

本発明の黒点状ムラ対策のメカニズムを示す模式図

【図 4 3】

本発明と比較例の構造を示す模式図

【符号の説明】

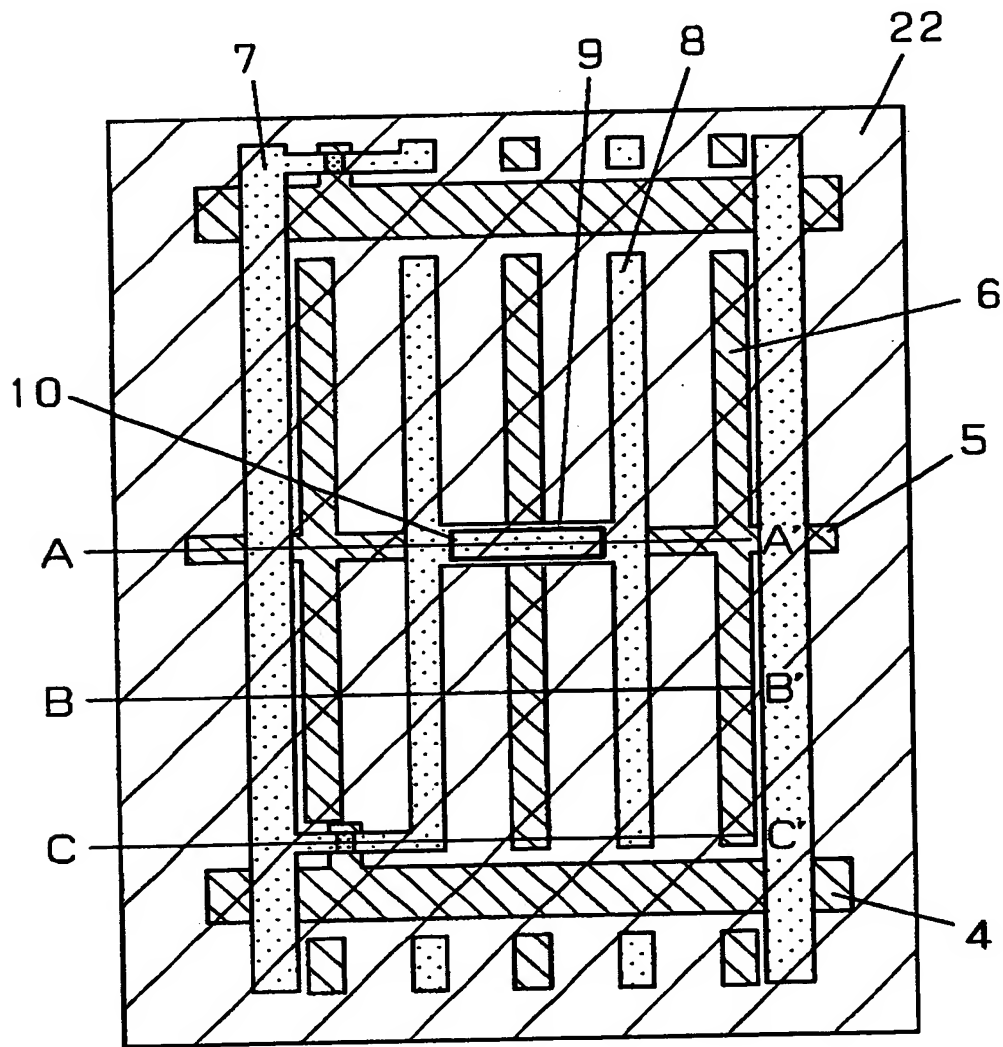
- 1, 2 ガラス基板
- 3 液晶
- 4 走査配線（ゲート線）
- 5 共通電極（走査配線に平行）
- 6 共通電極（走査配線に垂直）
- 7 信号配線（ソース線）



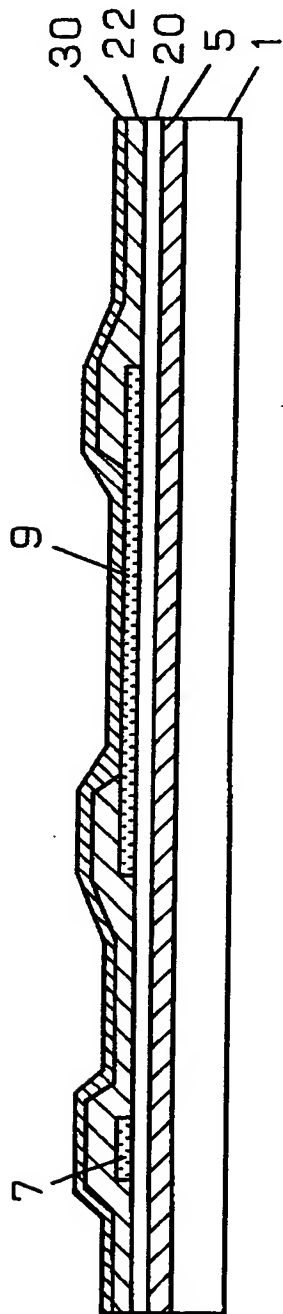
- 8 画素電極（走査配線に垂直）
- 9 画素電極（走査配線に平行）
- 1 0 第 2 の絶縁膜の形成されていない箇所
- 1 1 コンタクトホール
- 1 2 第 3 の電極
- 1 3 ブラックマトリクス
- 1 4 ドレイン
- 1 6 カラーフィルタ
- 1 7 絶縁膜（オーバーコート）
- 1 8 絶縁膜の形成されていない部分
- 2 0 第 1 の絶縁膜（S i N x）：ゲート絶縁層
- 2 1 エッチングストッパ層（S i N x）
- 2 2 第 2 の絶縁膜（S i N x）：パッシベーション層
- 3 0 配向膜
- 4 0 第 1 のアモルファスシリコン層
- 4 1 第 2 のアモルファスシリコン層
- 5 0 異物

【書類名】 図面

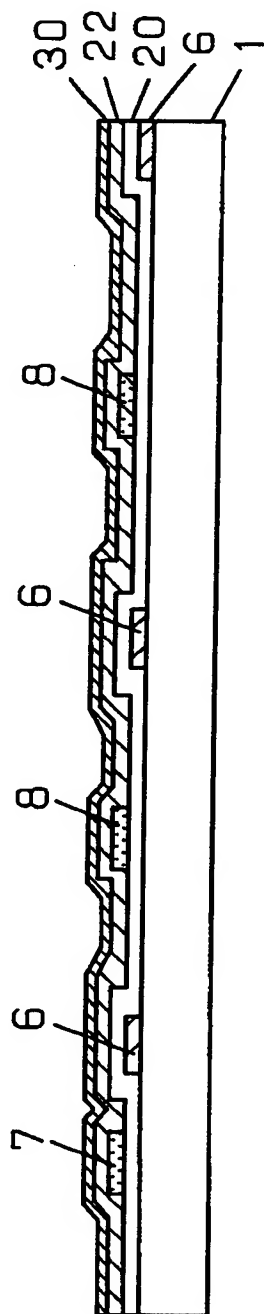
【図1】



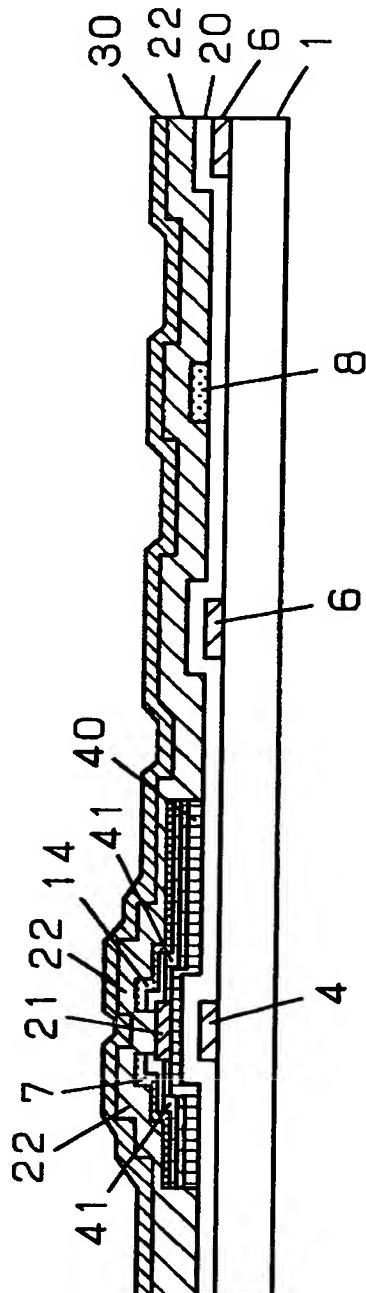
【図 2】



(a)

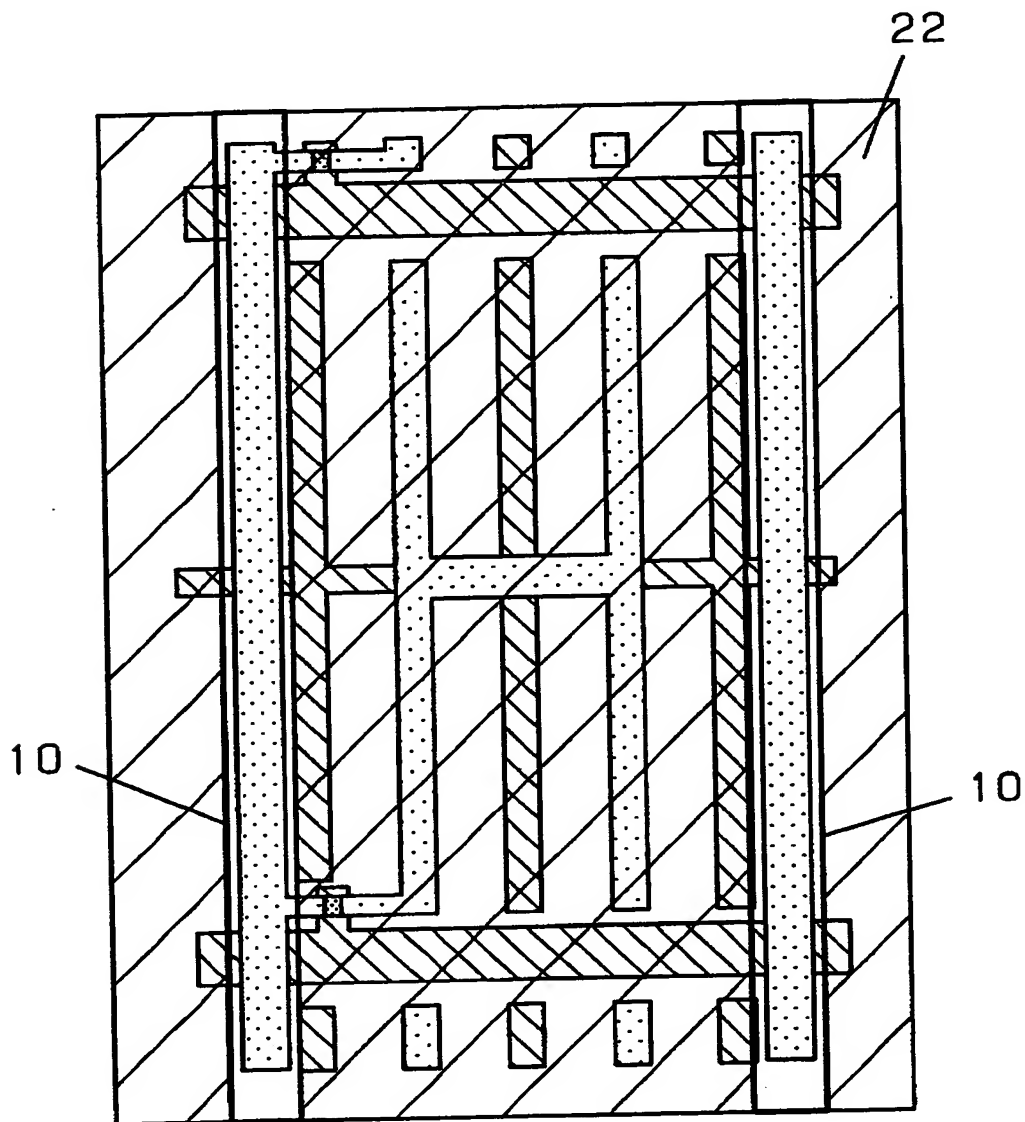


(b)

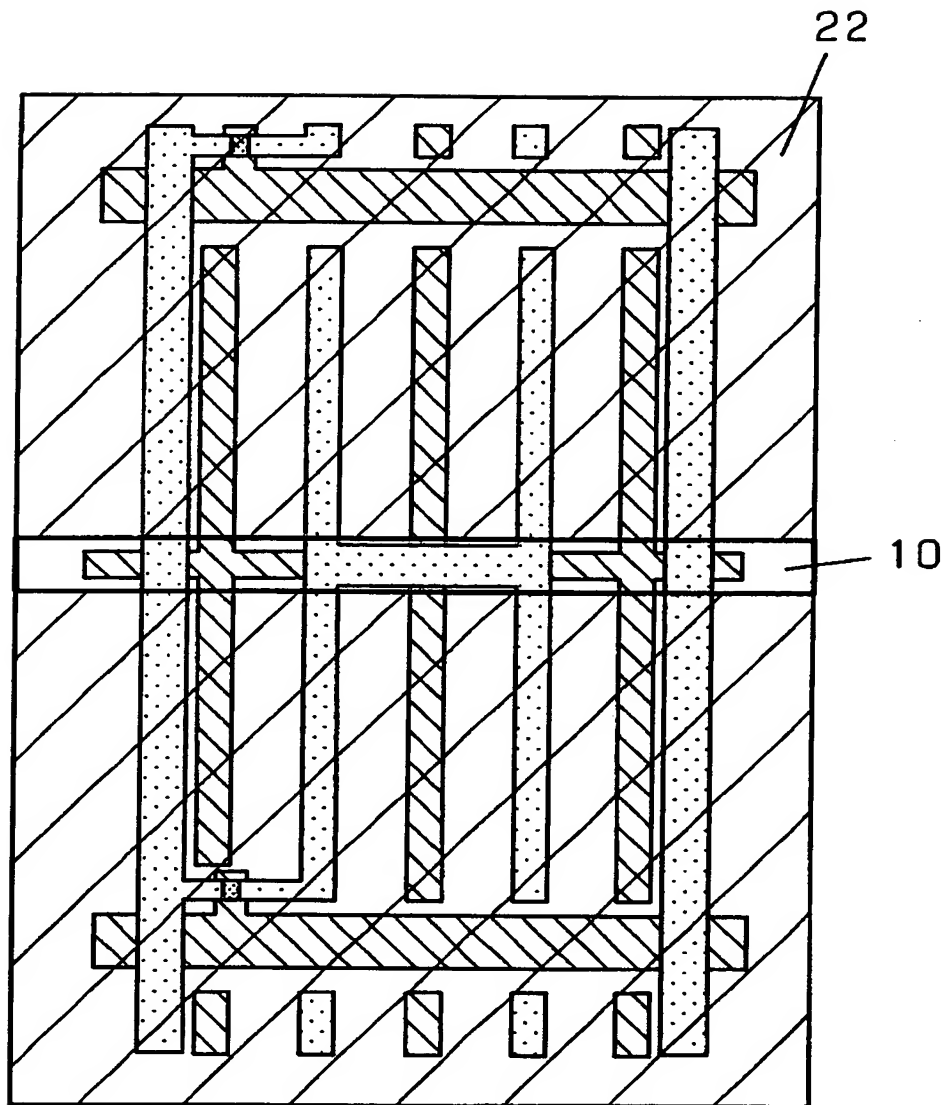


(c)

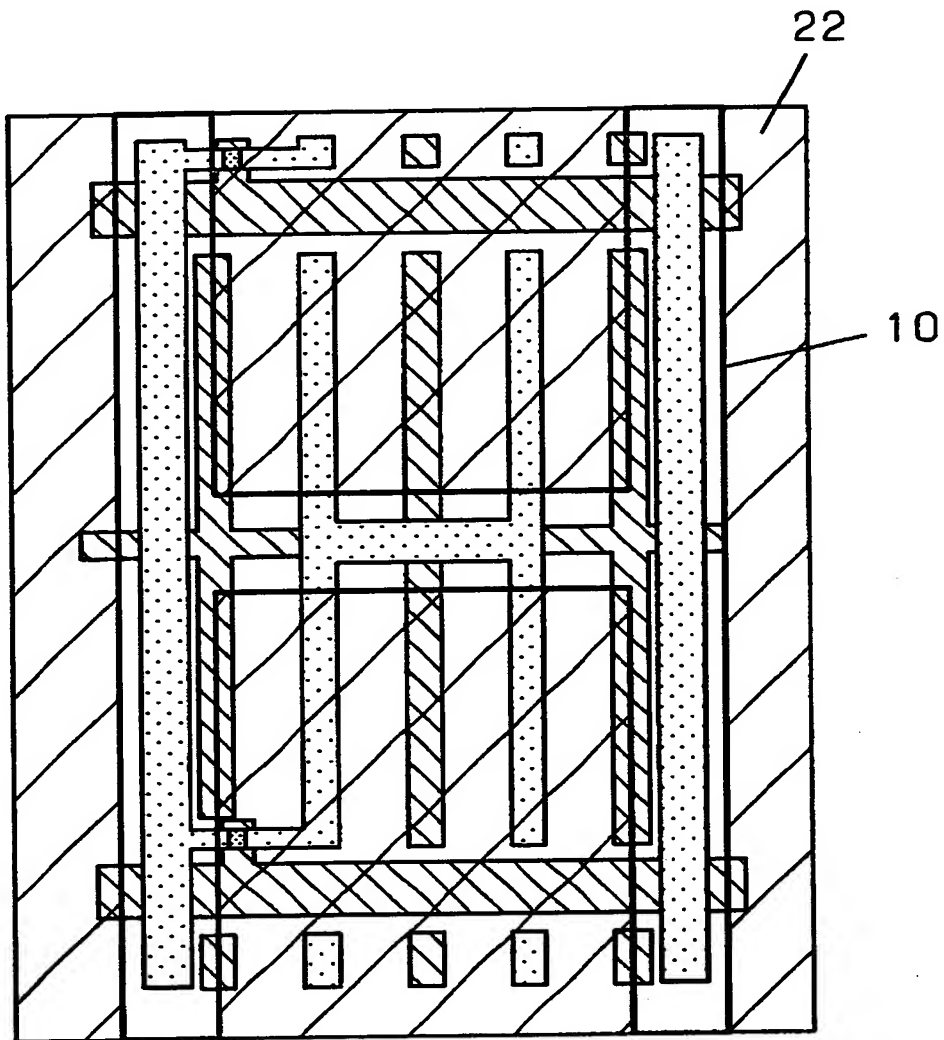
【図3】



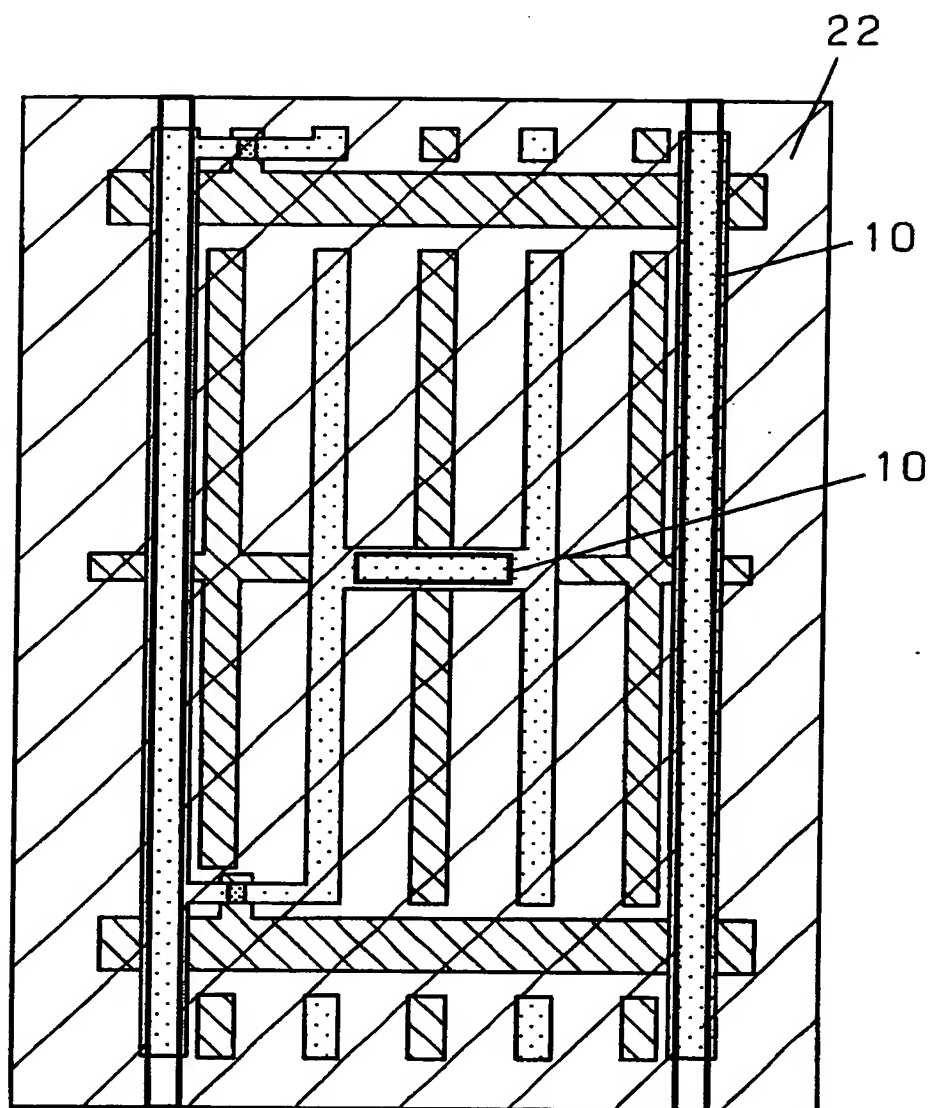
【図 4】



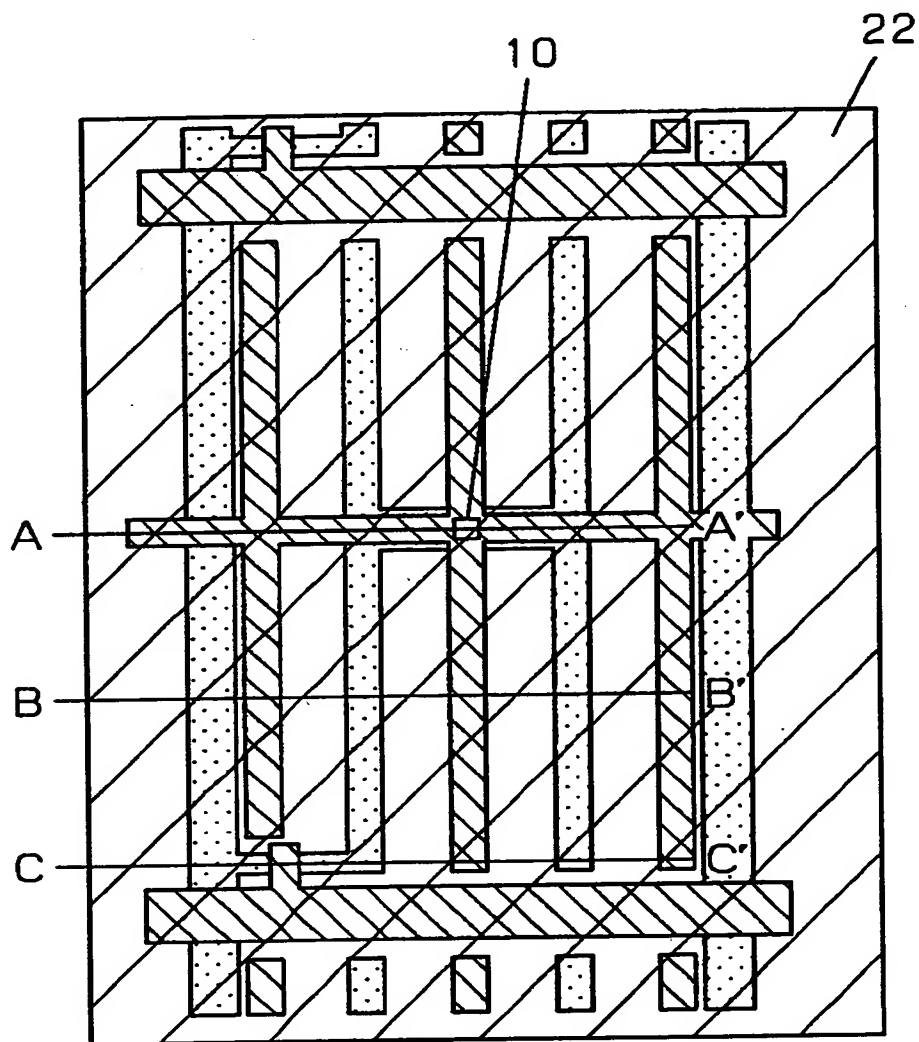
【図 5】



【図6】

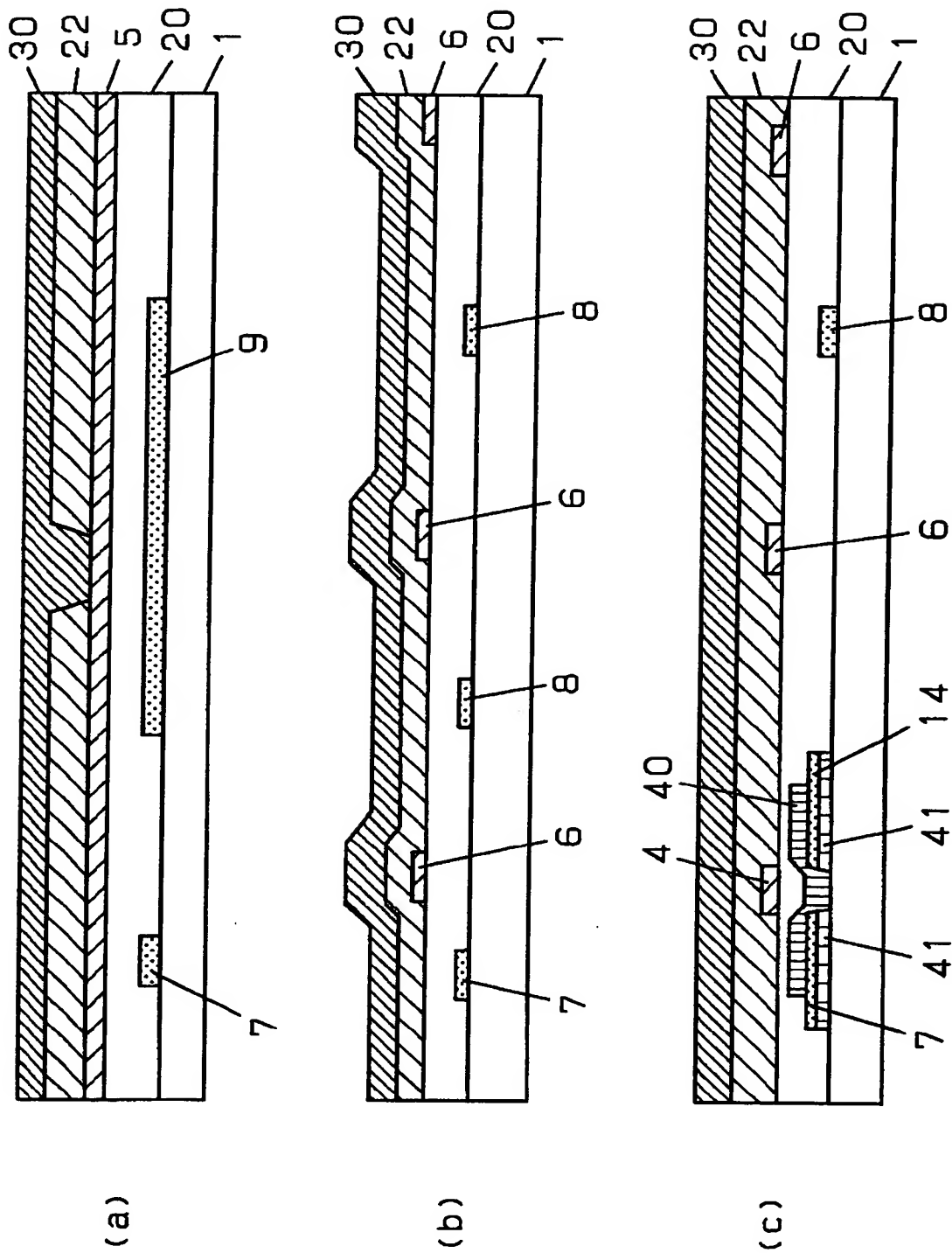


【図 7】

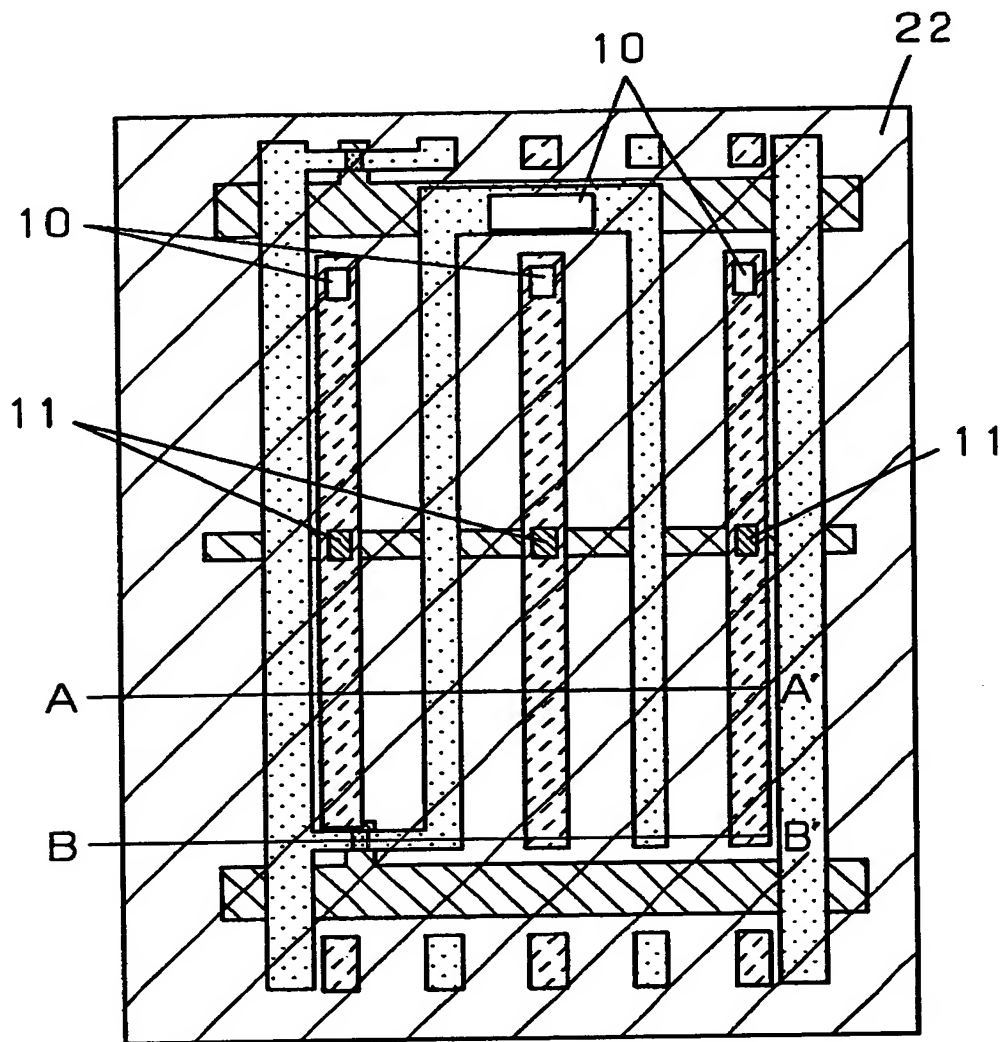




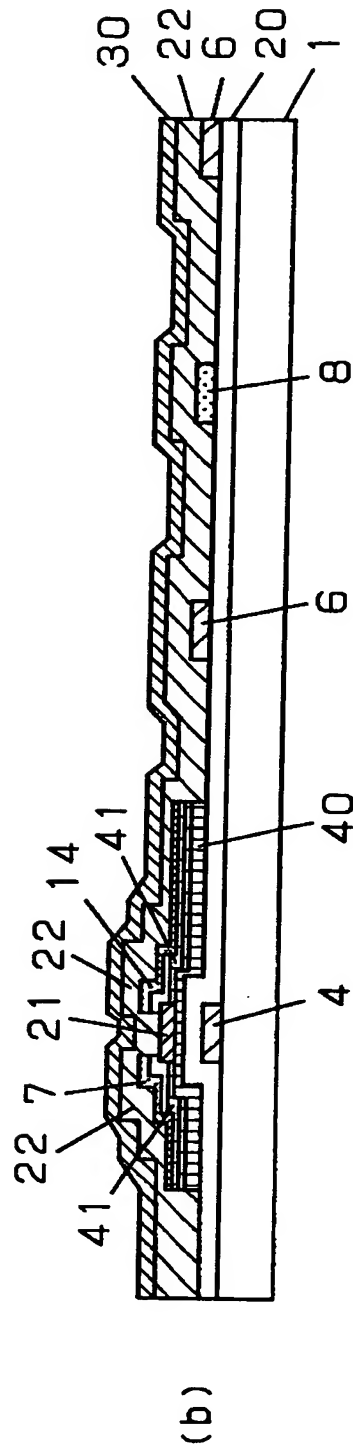
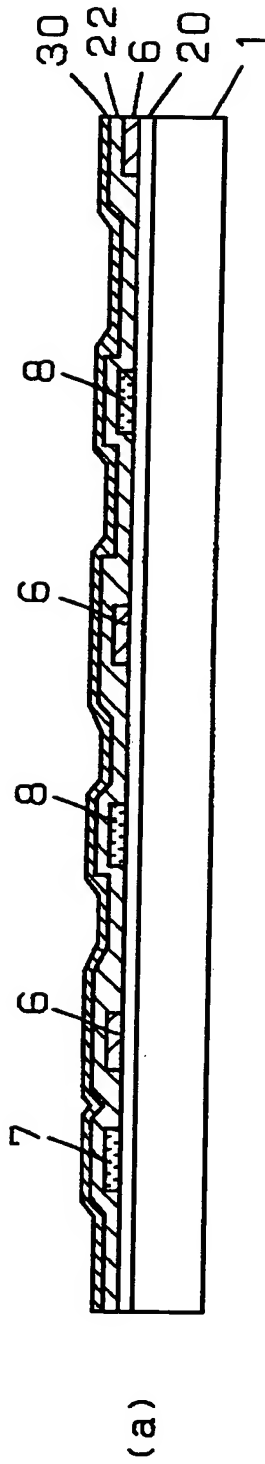
【図 8】



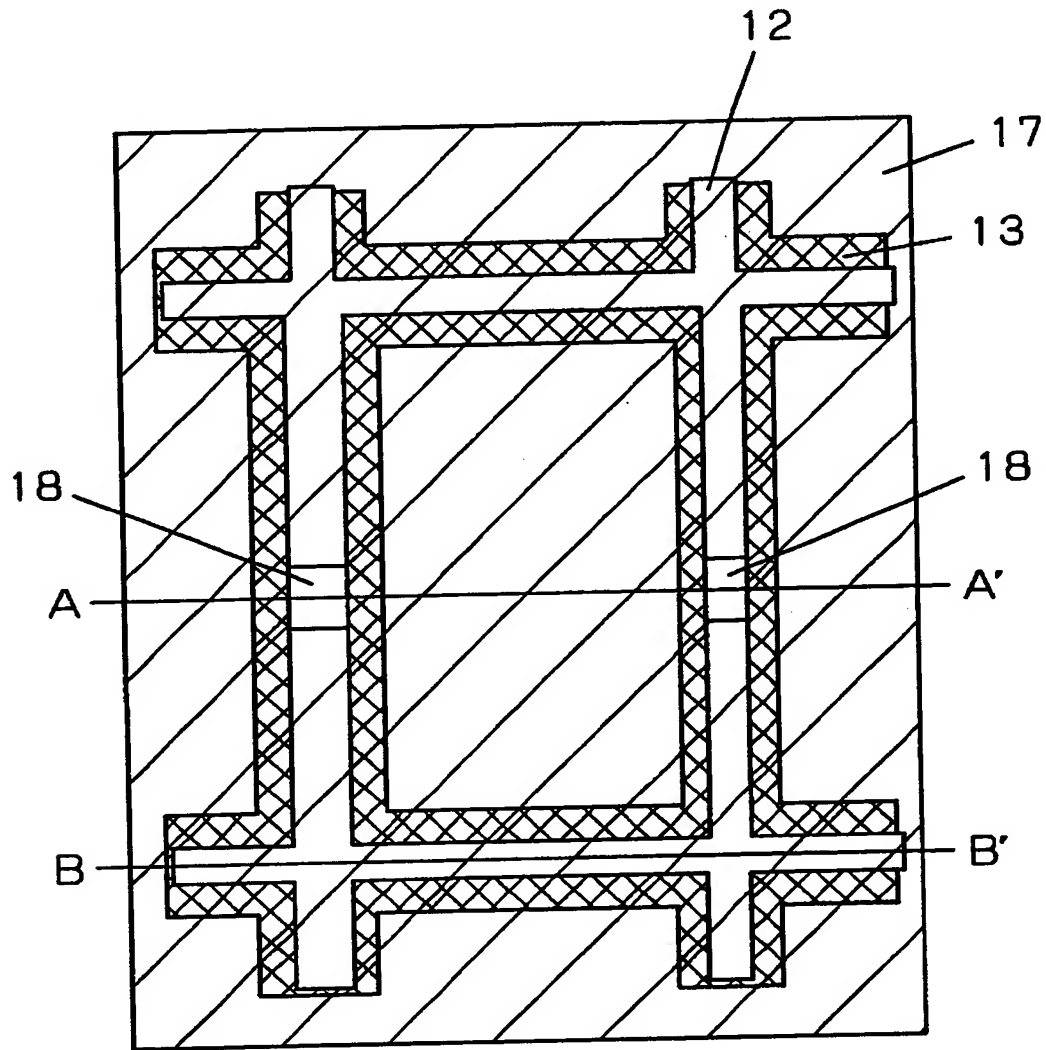
【図9】



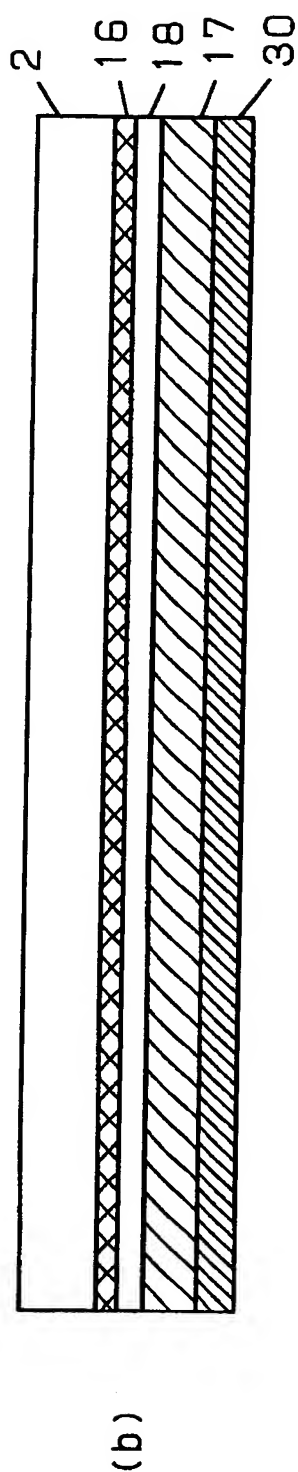
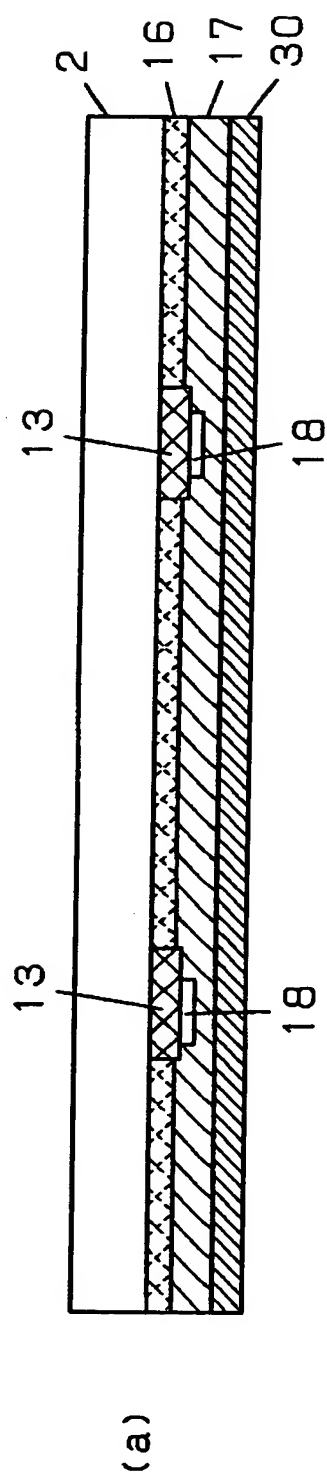
【図10】



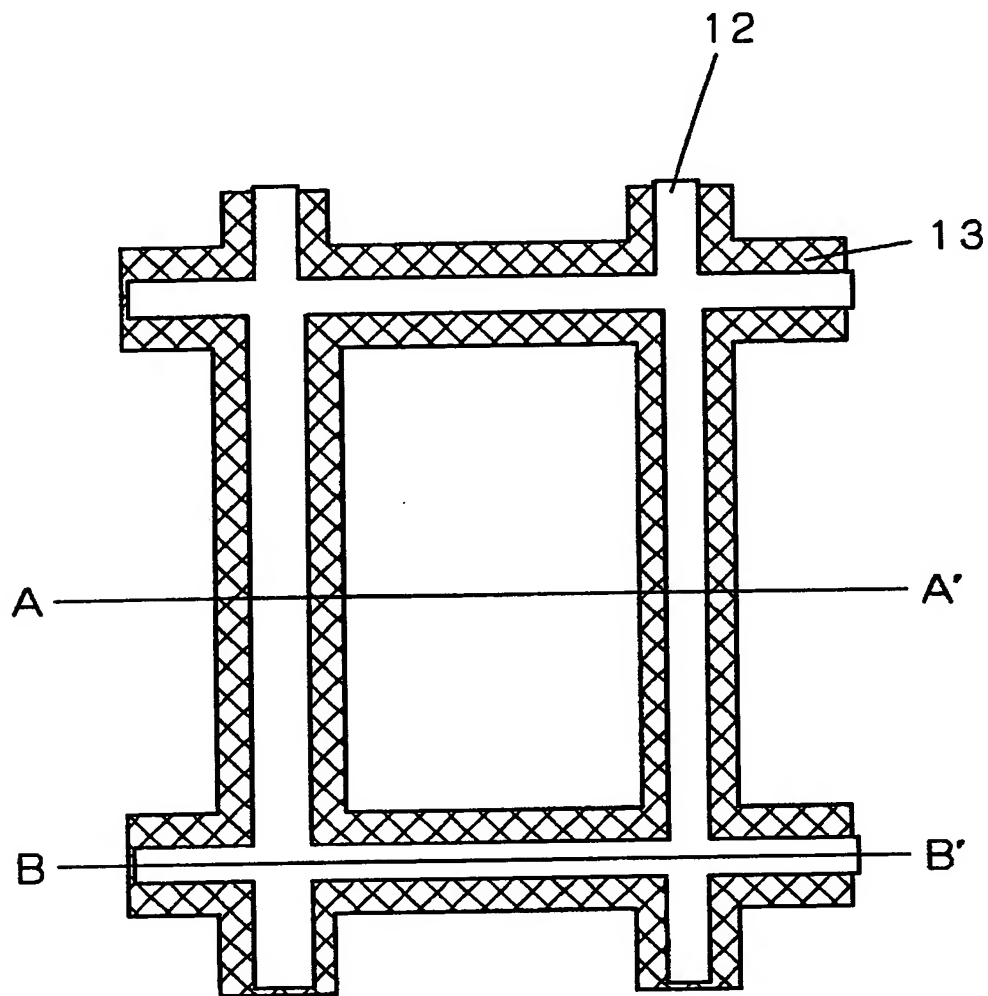
【図11】



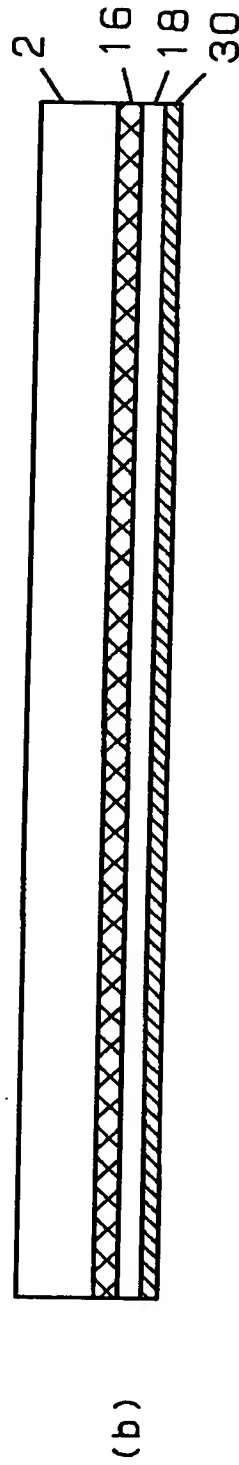
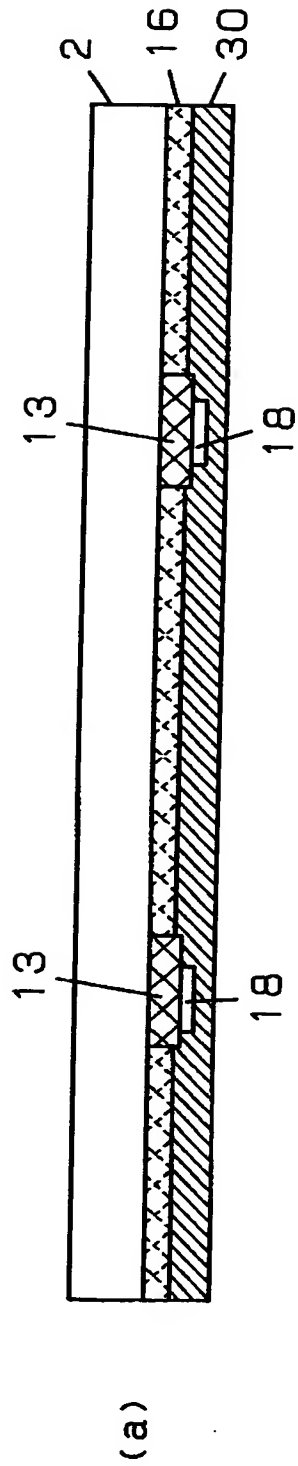
【図 12】



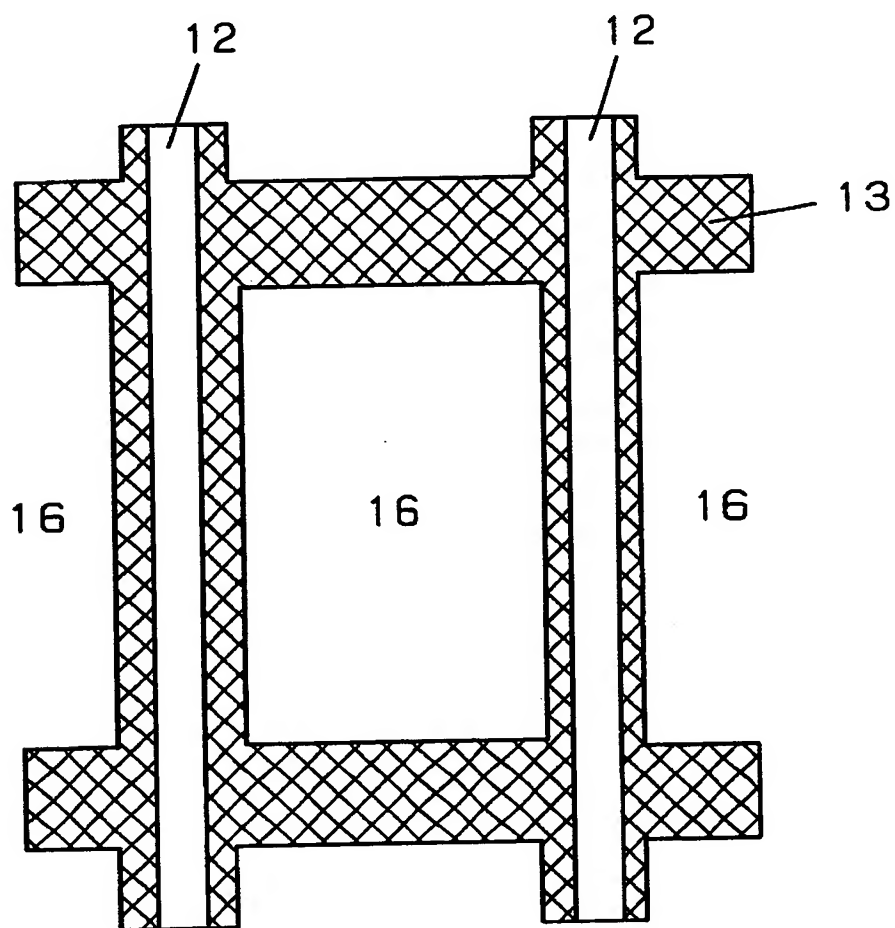
【図 1 3】



【図14】

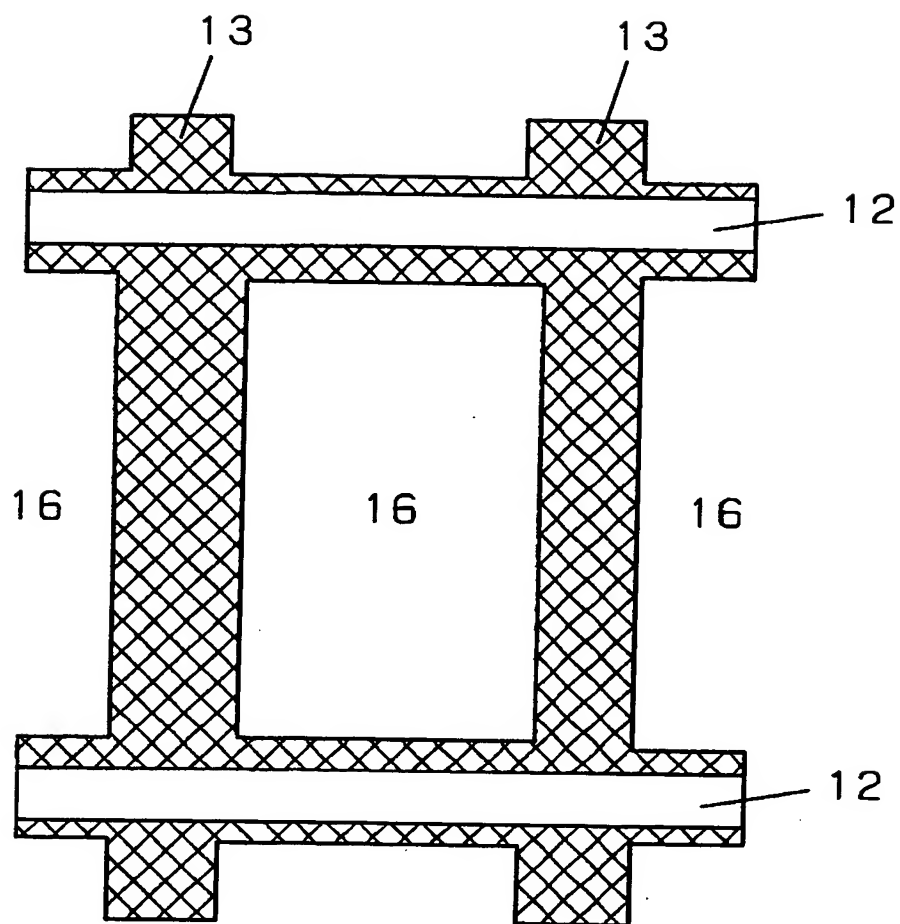


【図15】

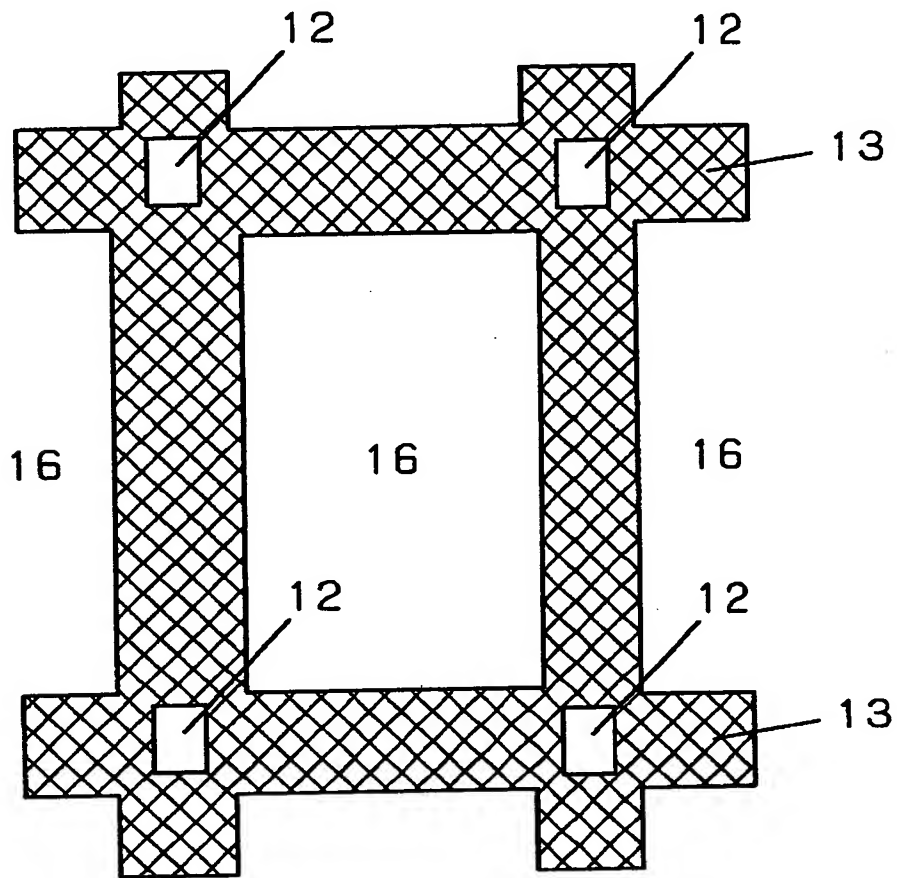




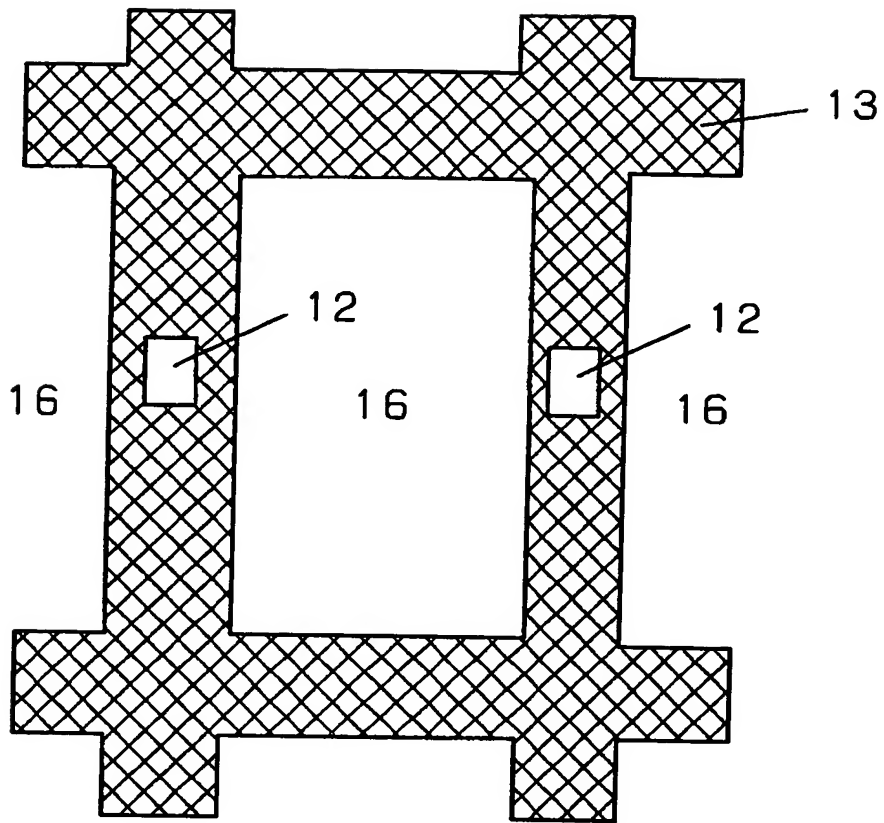
【図16】



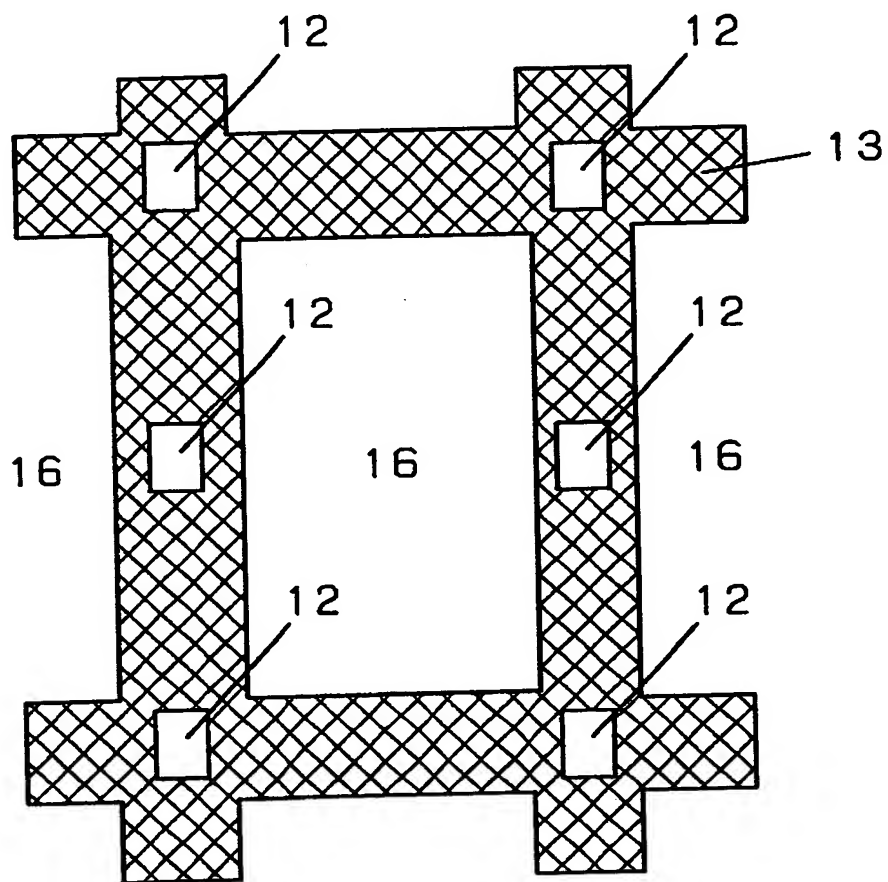
【図17】



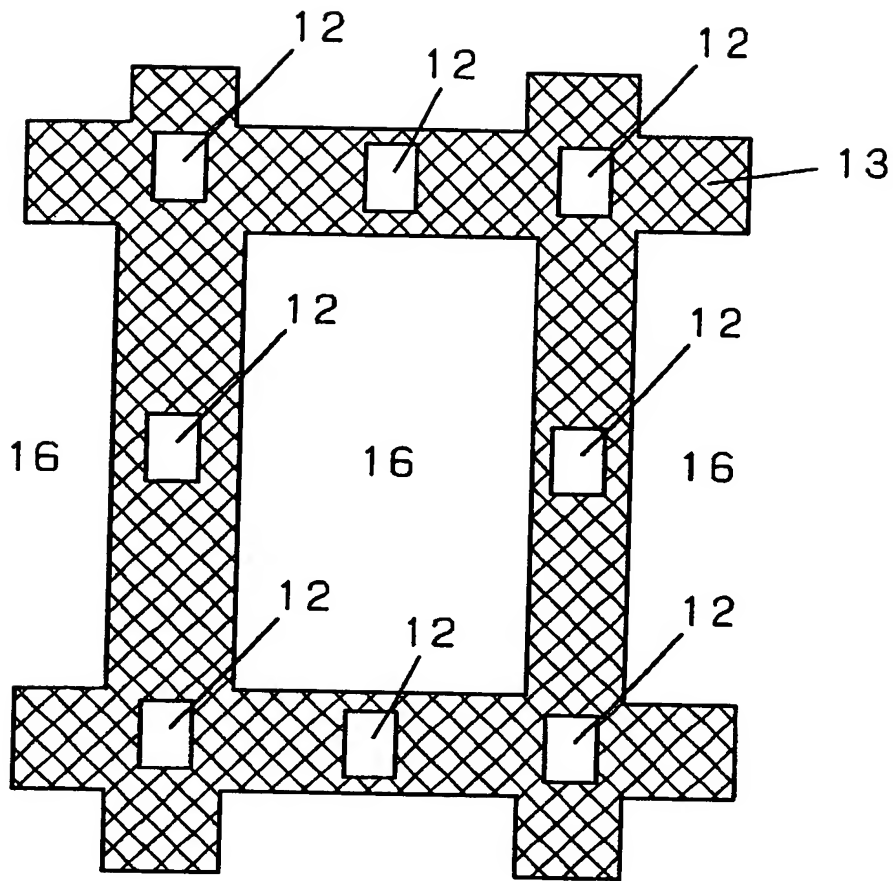
【図 18】



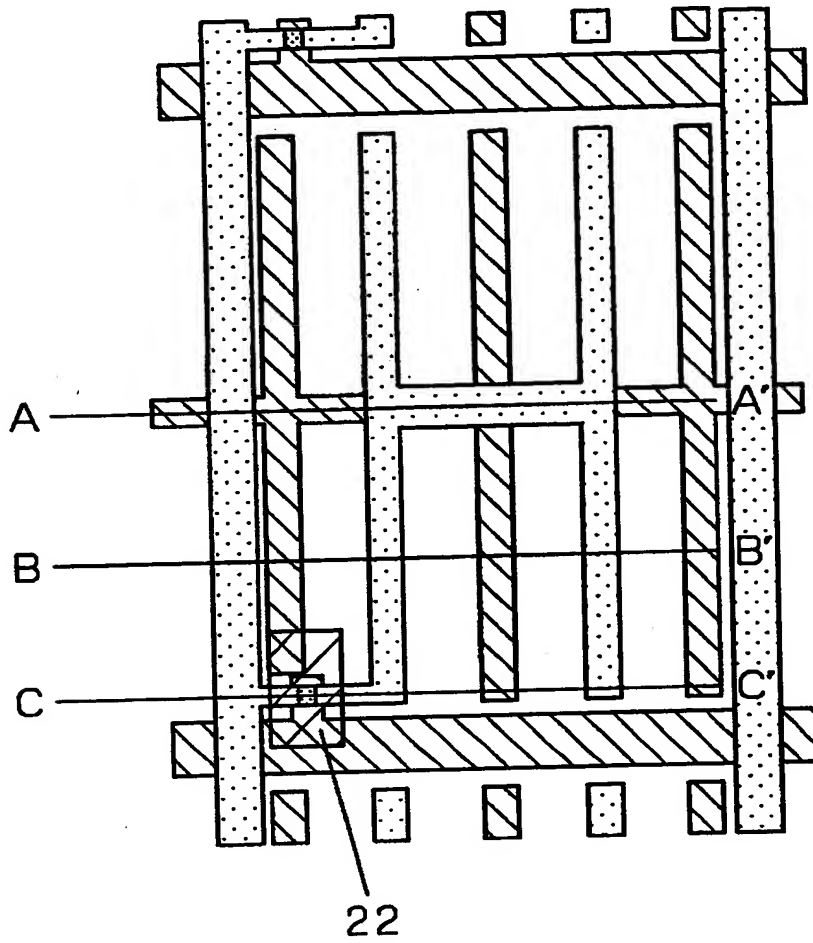
【図 1 9】



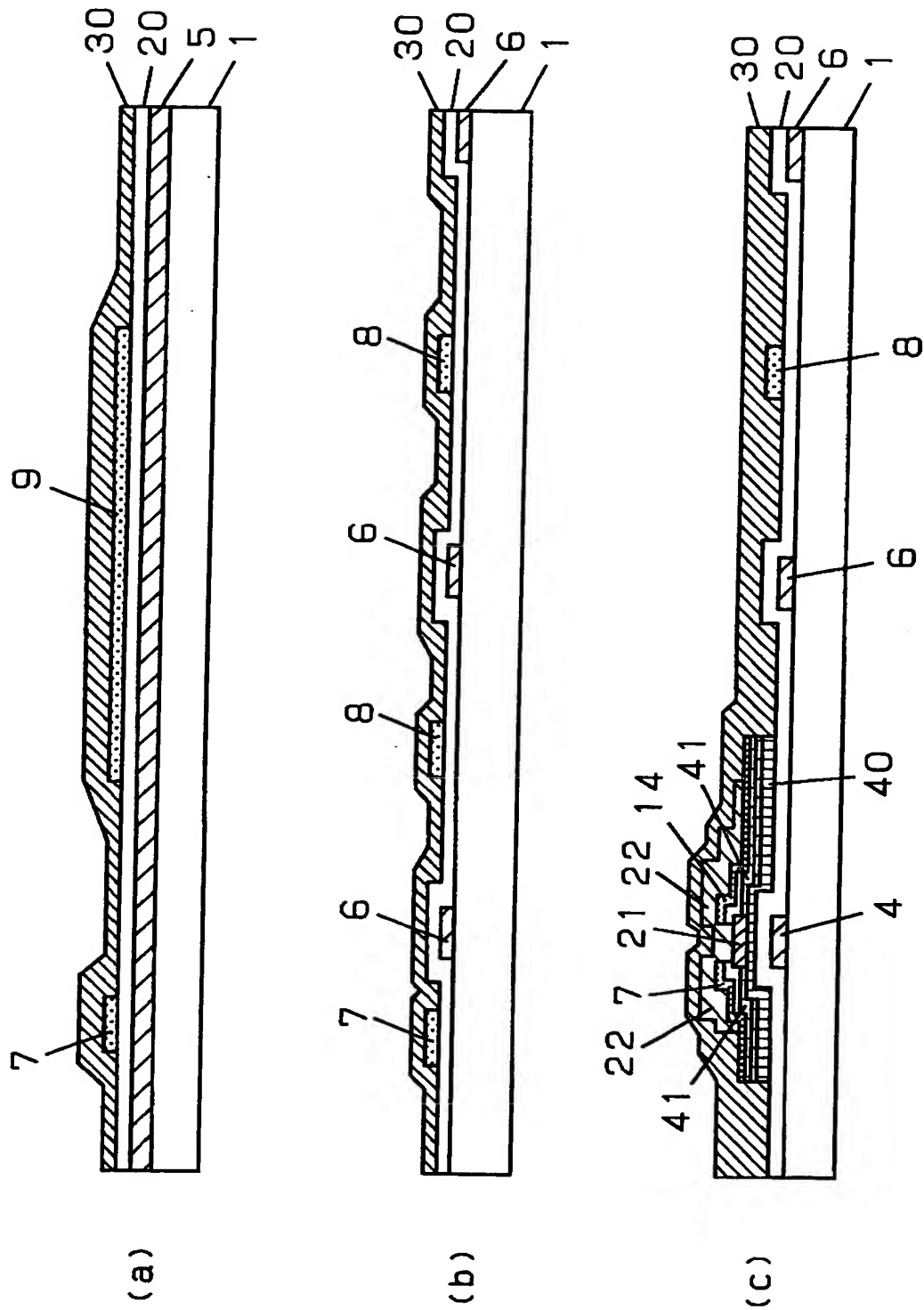
【図 2 0】



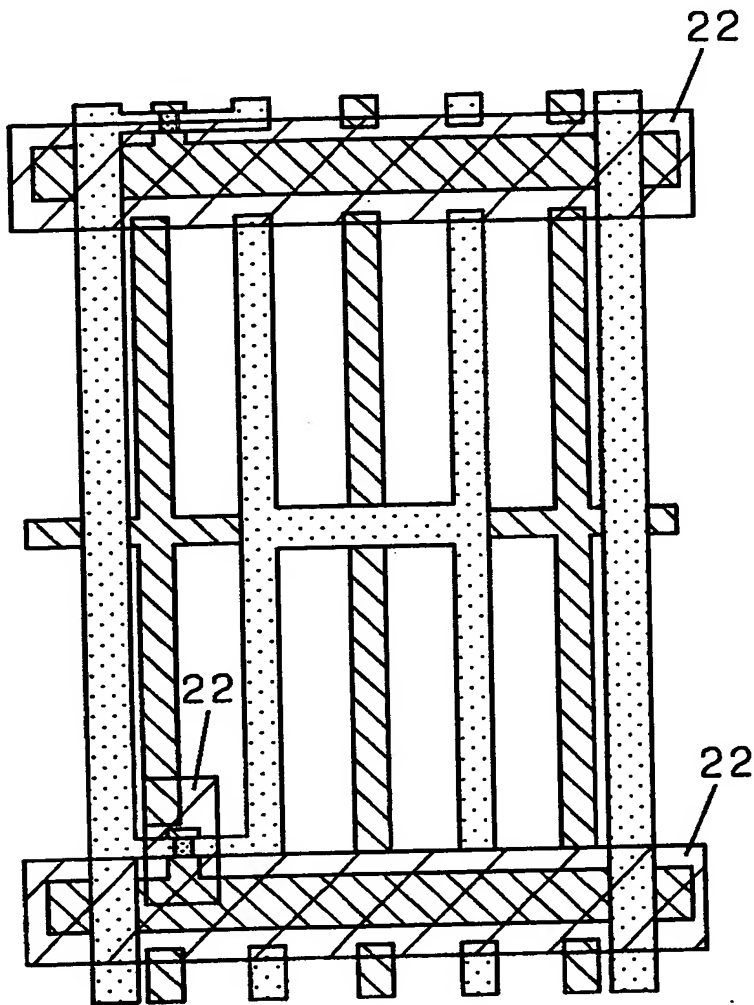
【図 21】



【図 22】

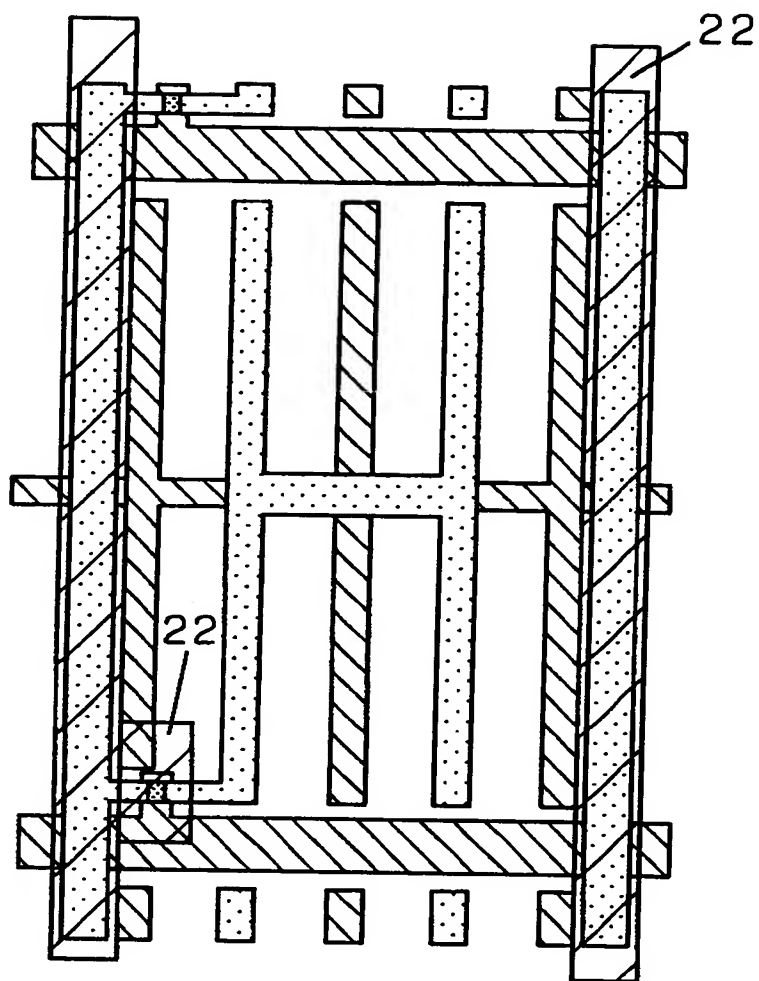


【図 2 3】

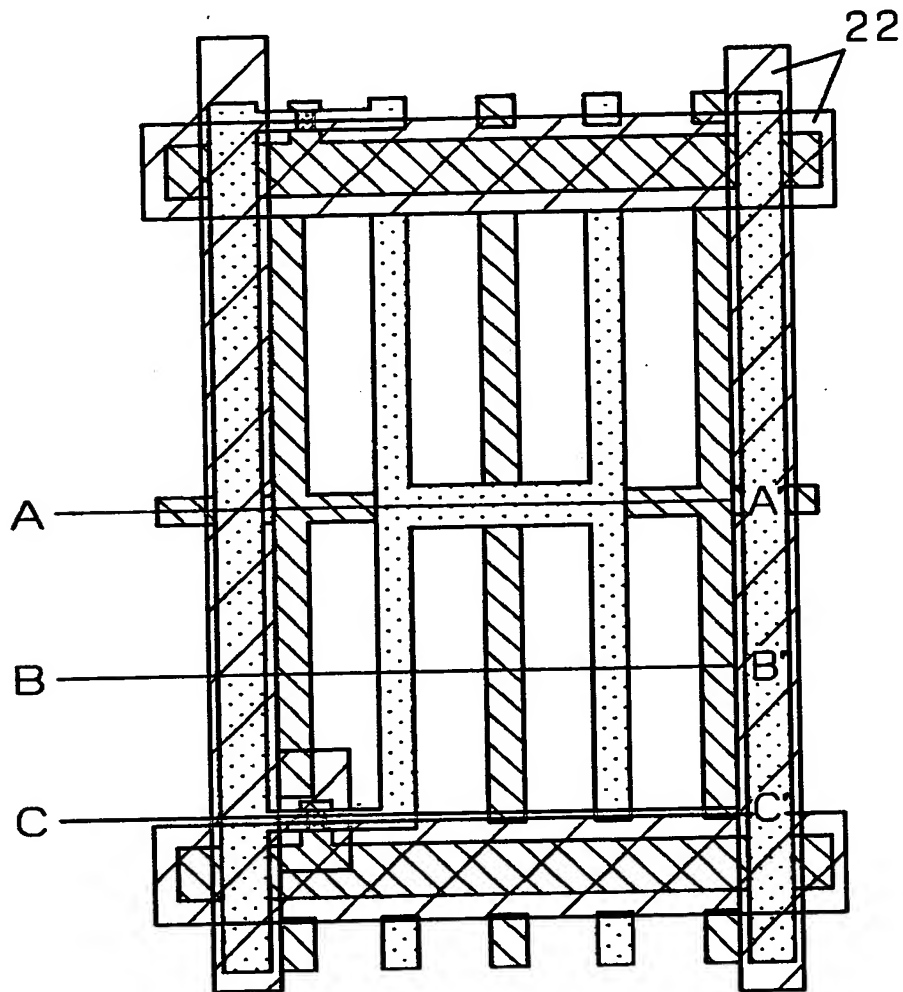




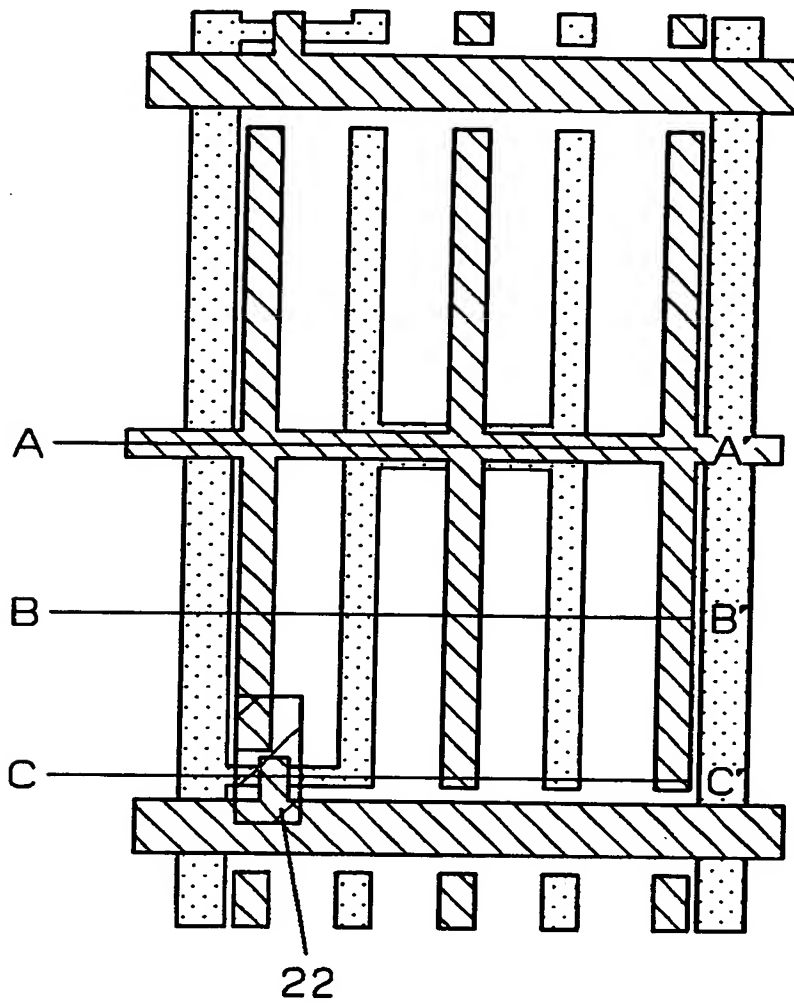
【図 2 4】



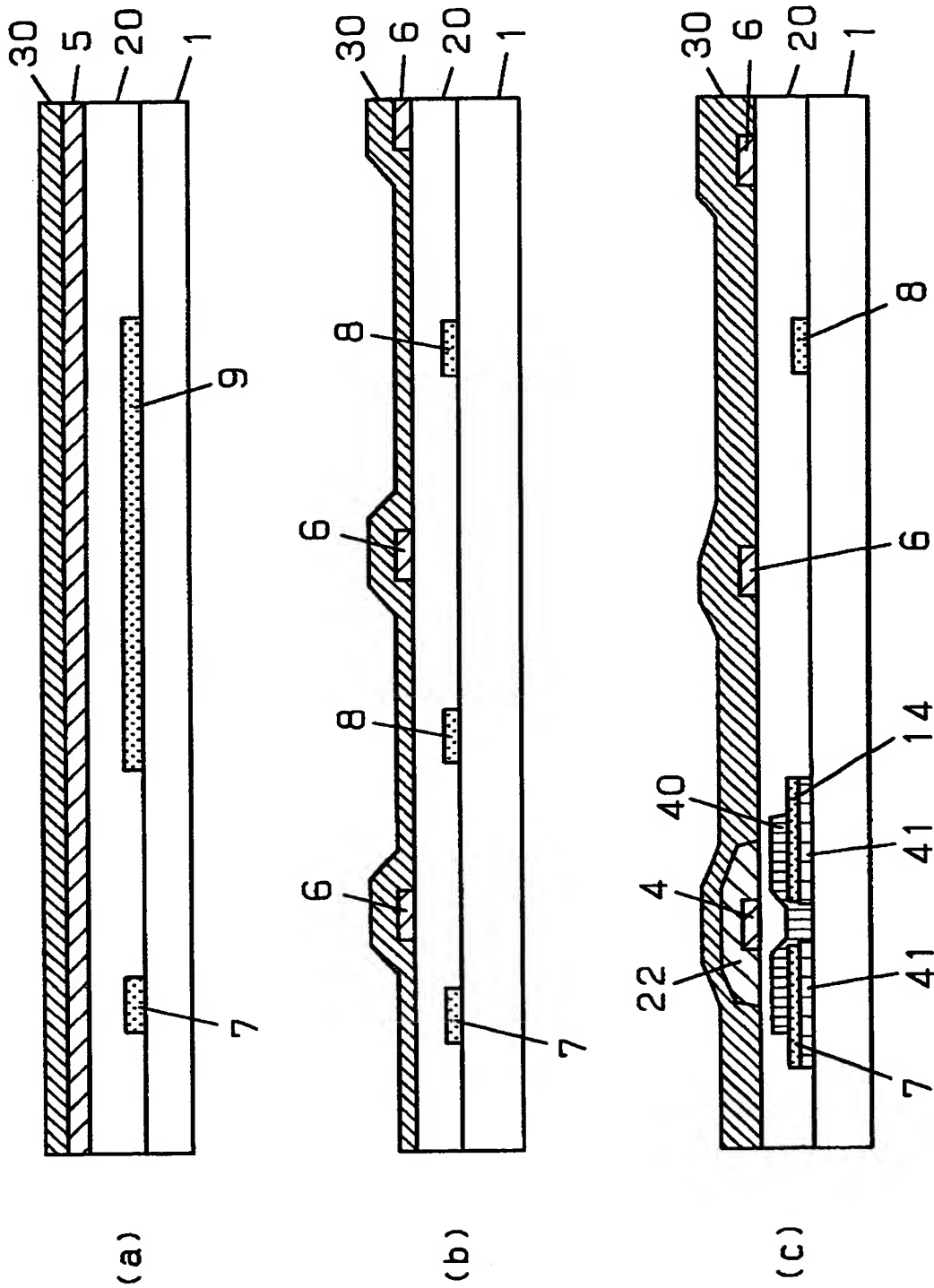
【図 2 5】



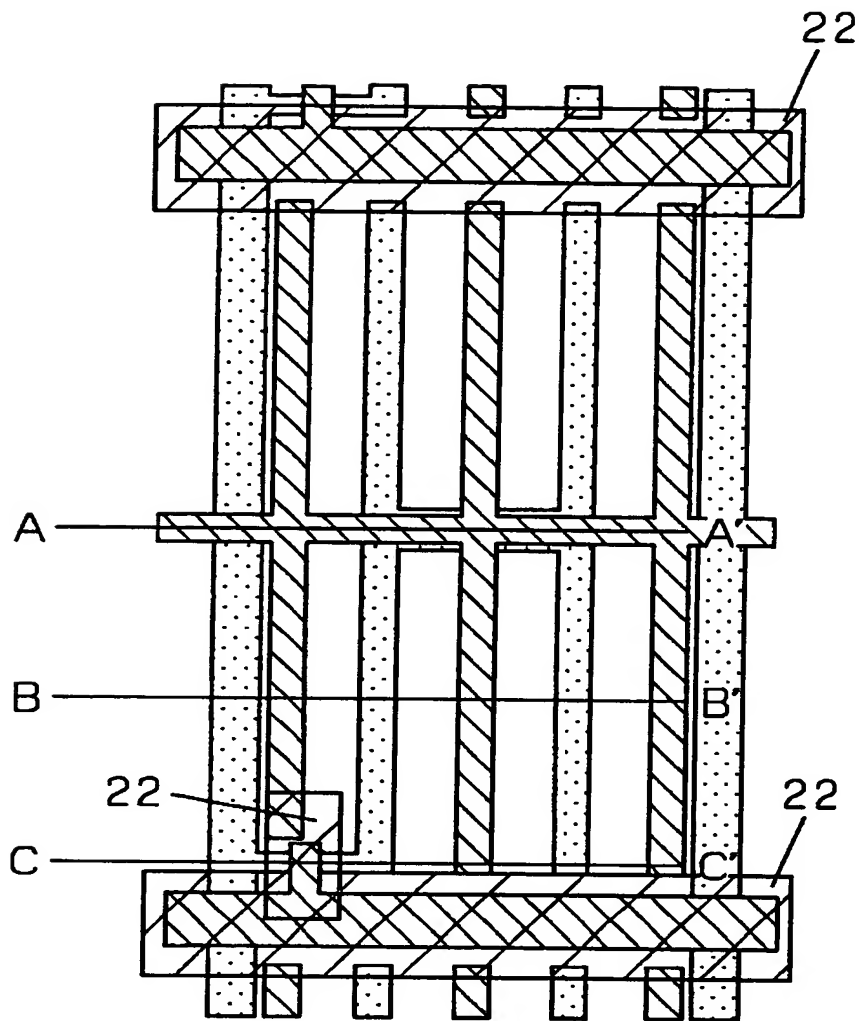
【図 2 6】



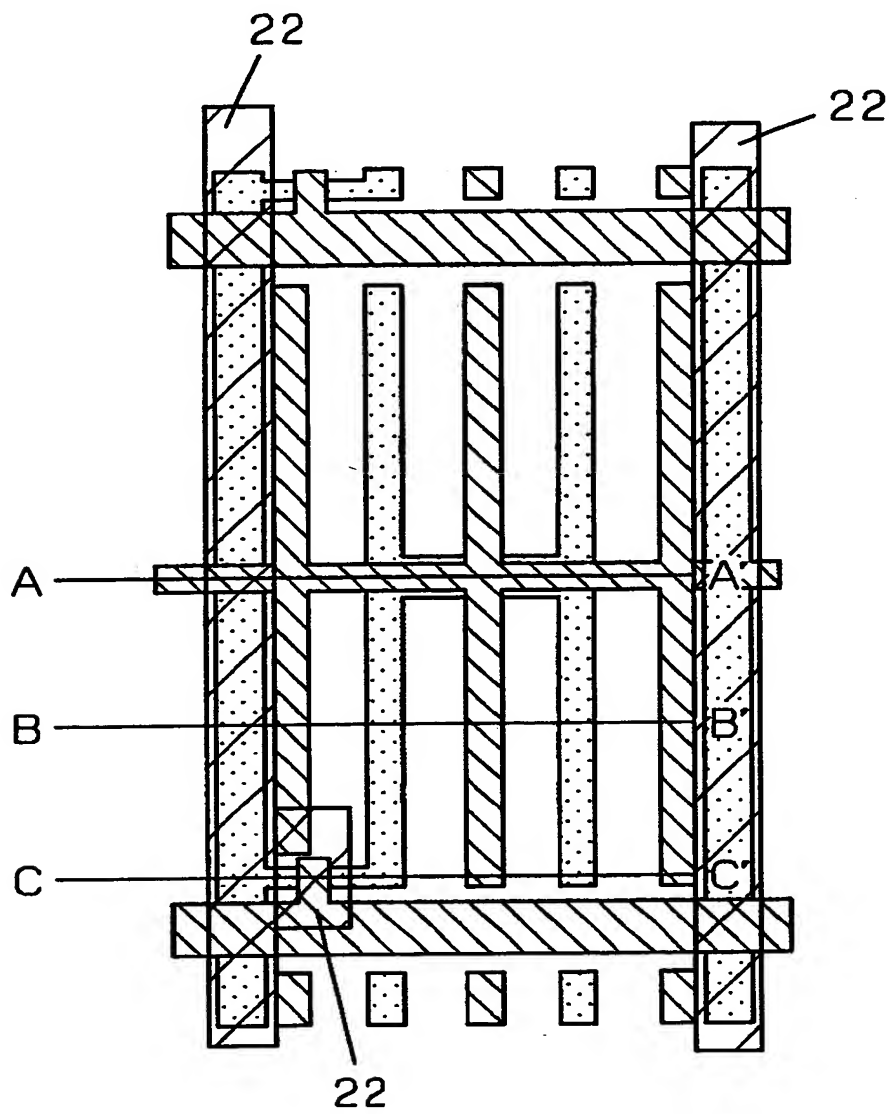
【図 27】



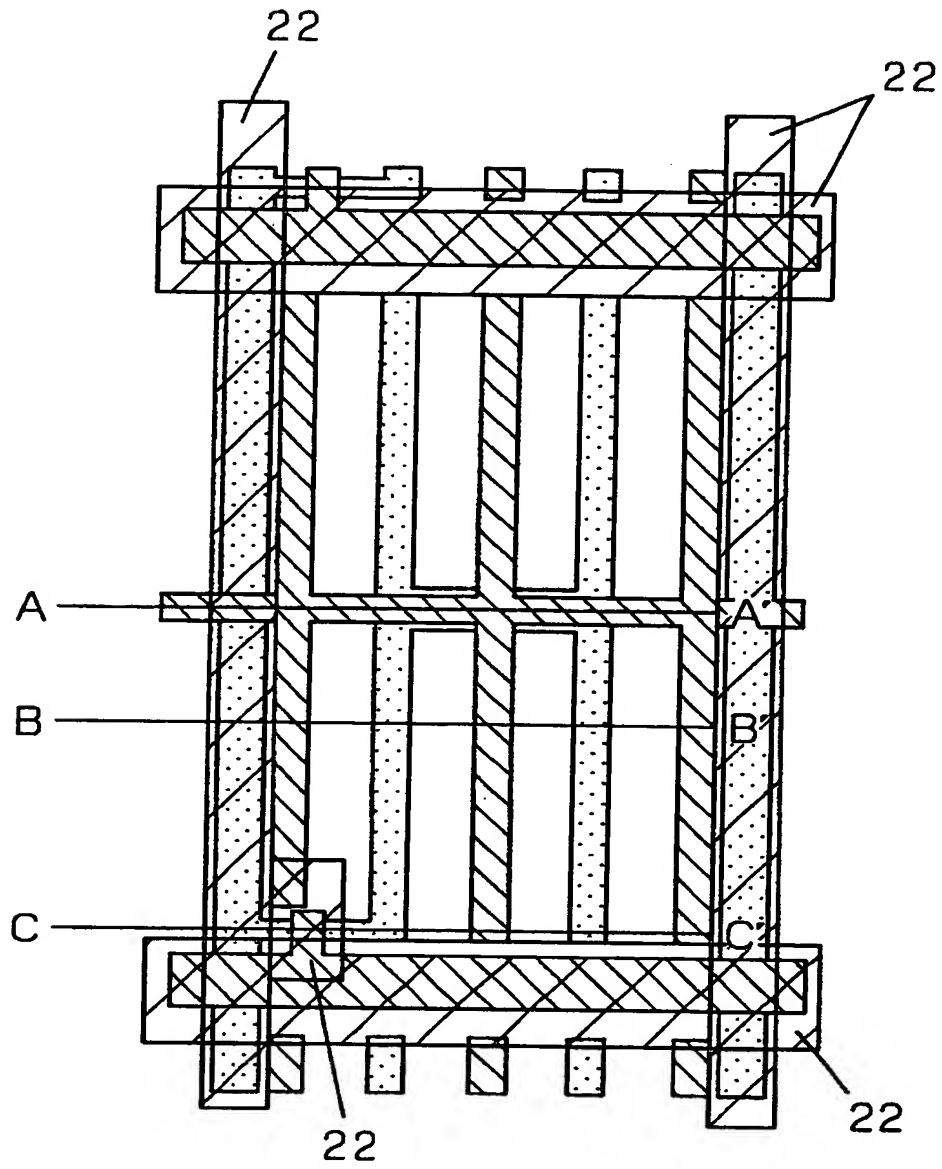
【図 2 8】



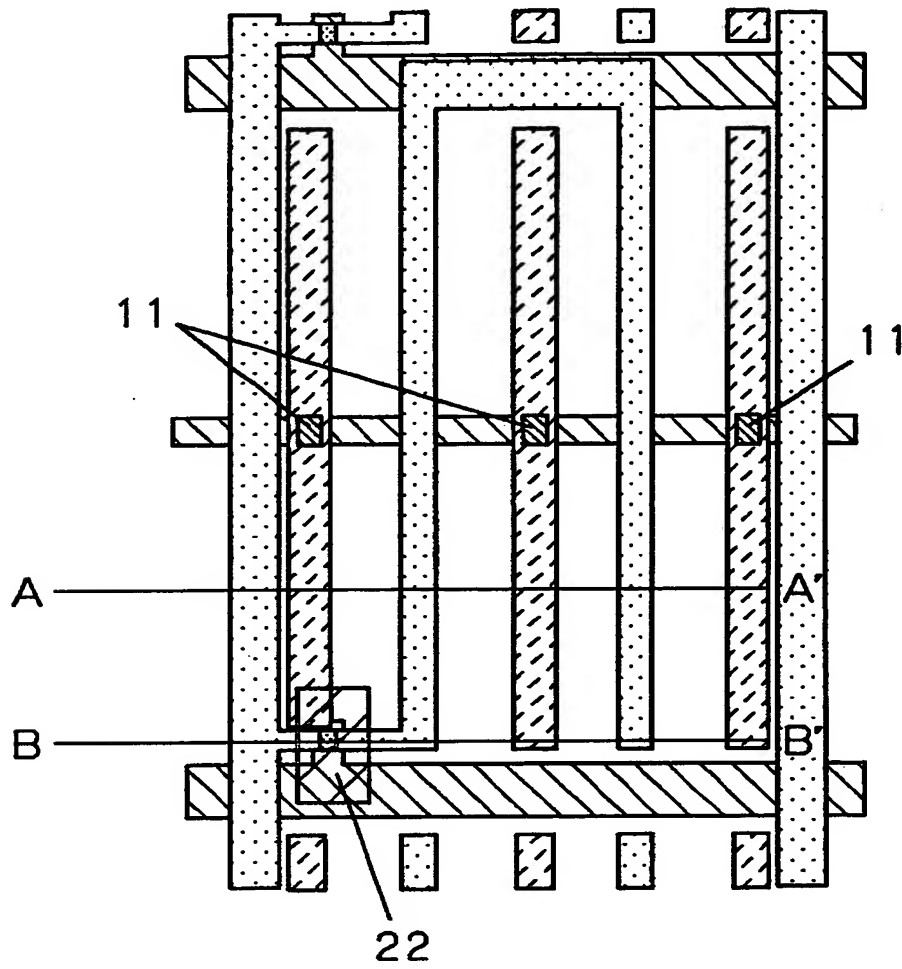
【図 2 9】



【図 3 0】

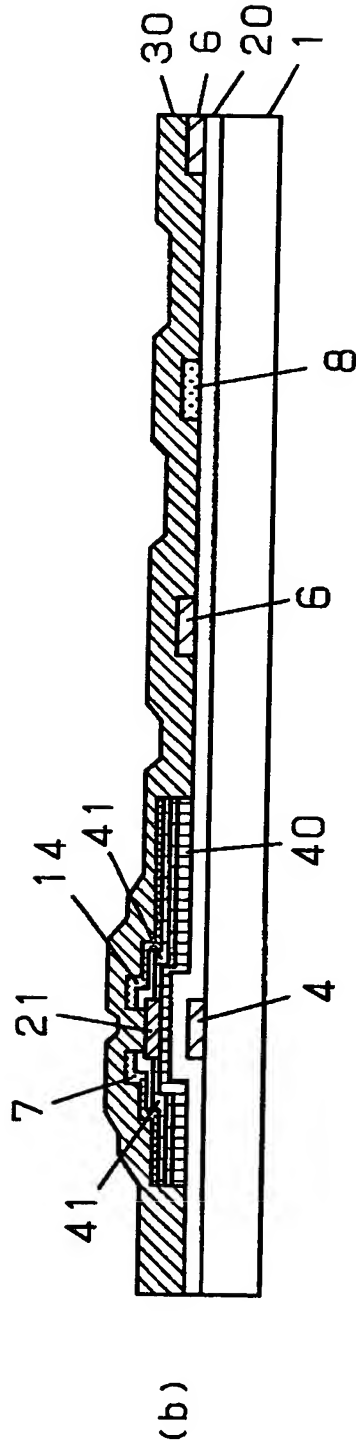
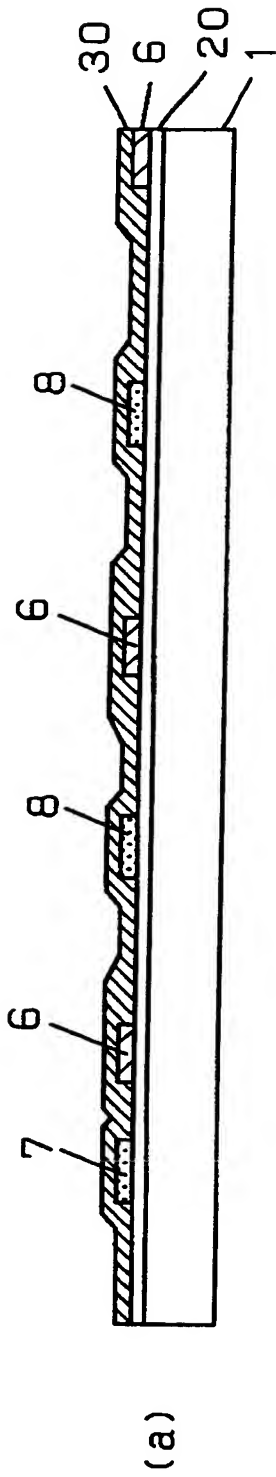


【図 3 1】

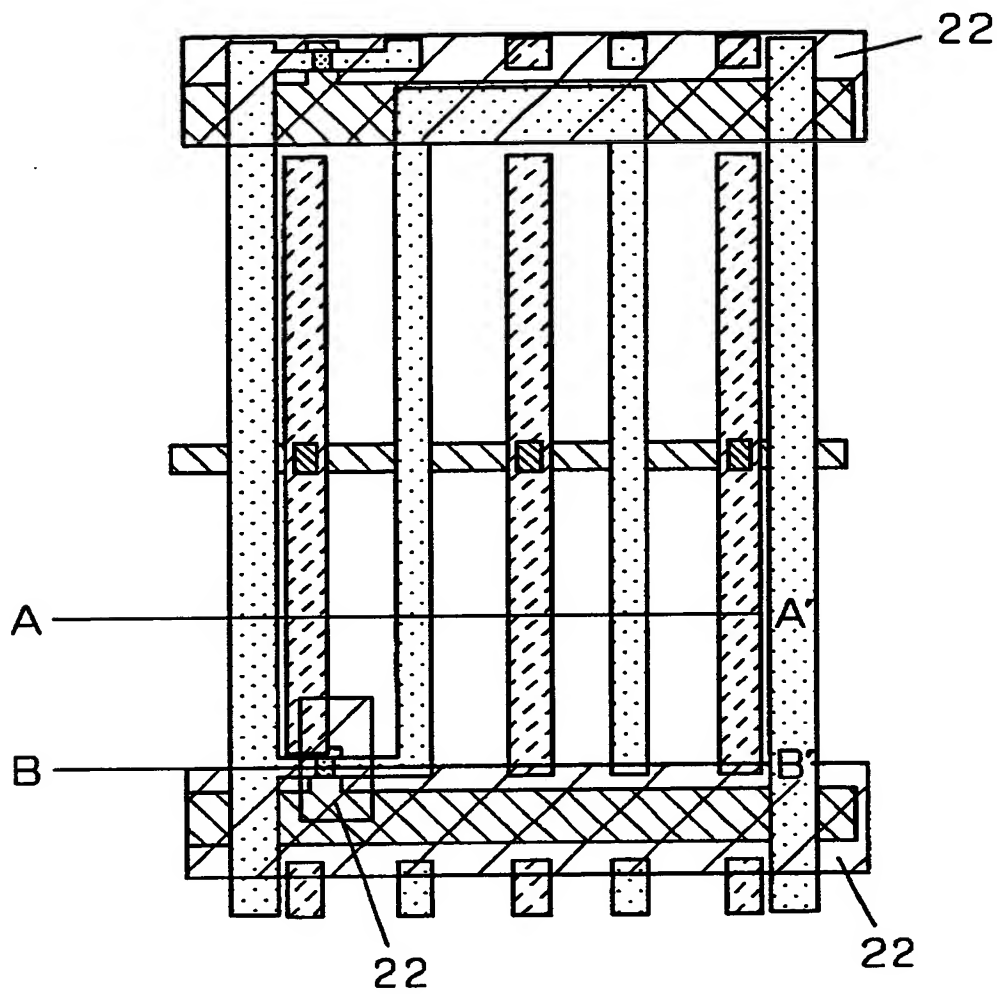




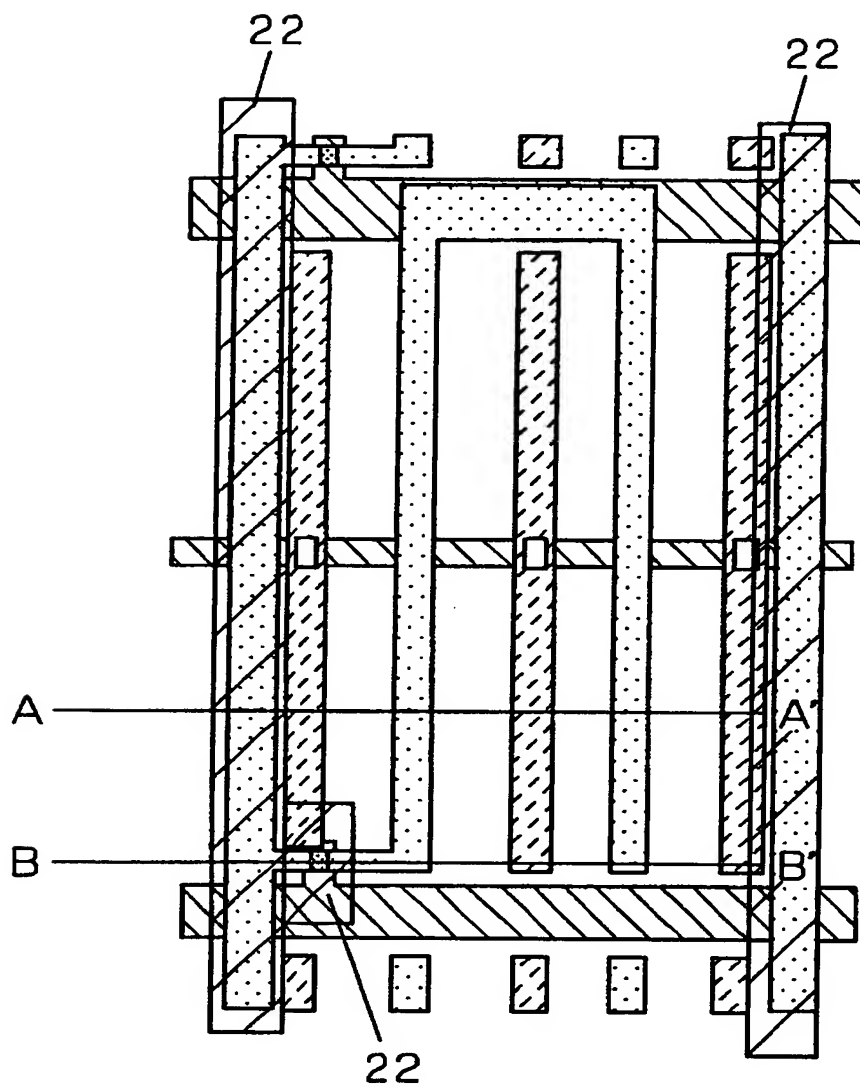
【図 32】



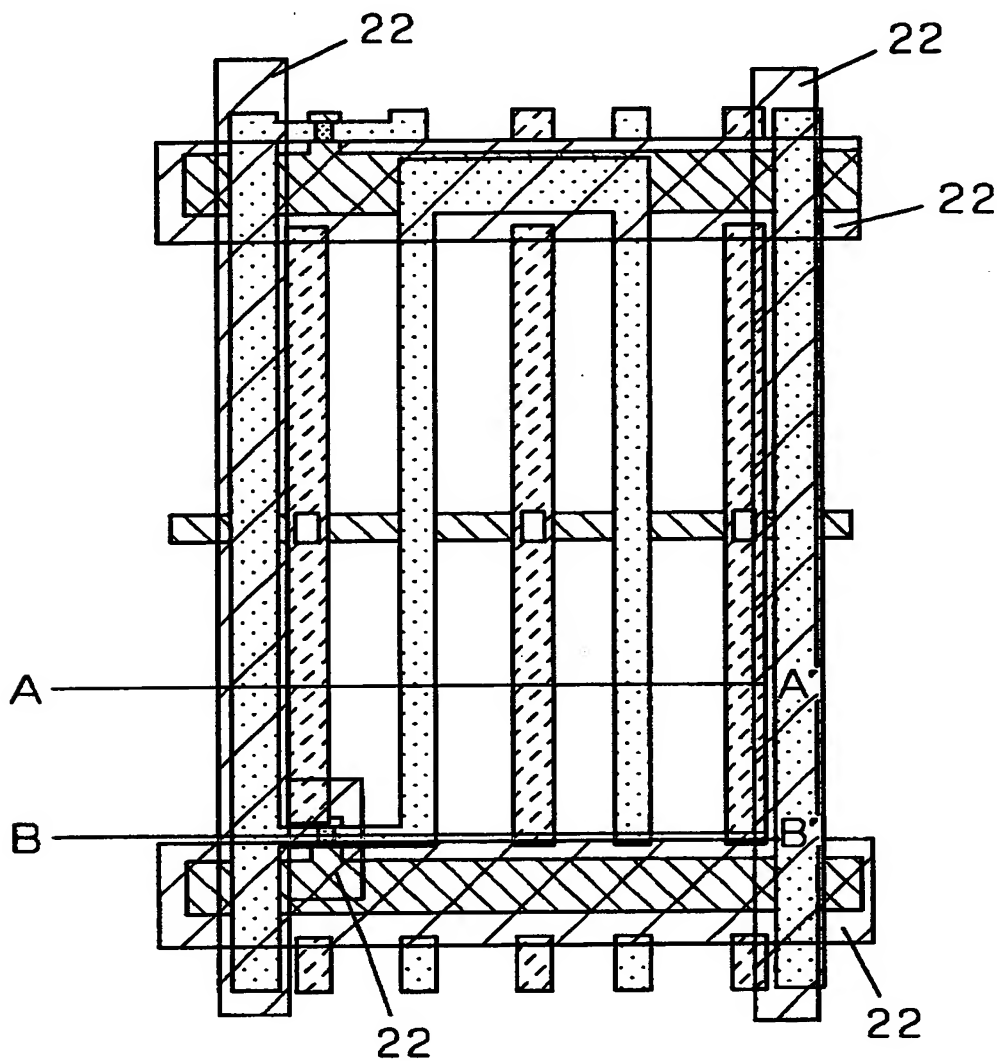
【図 3 3】



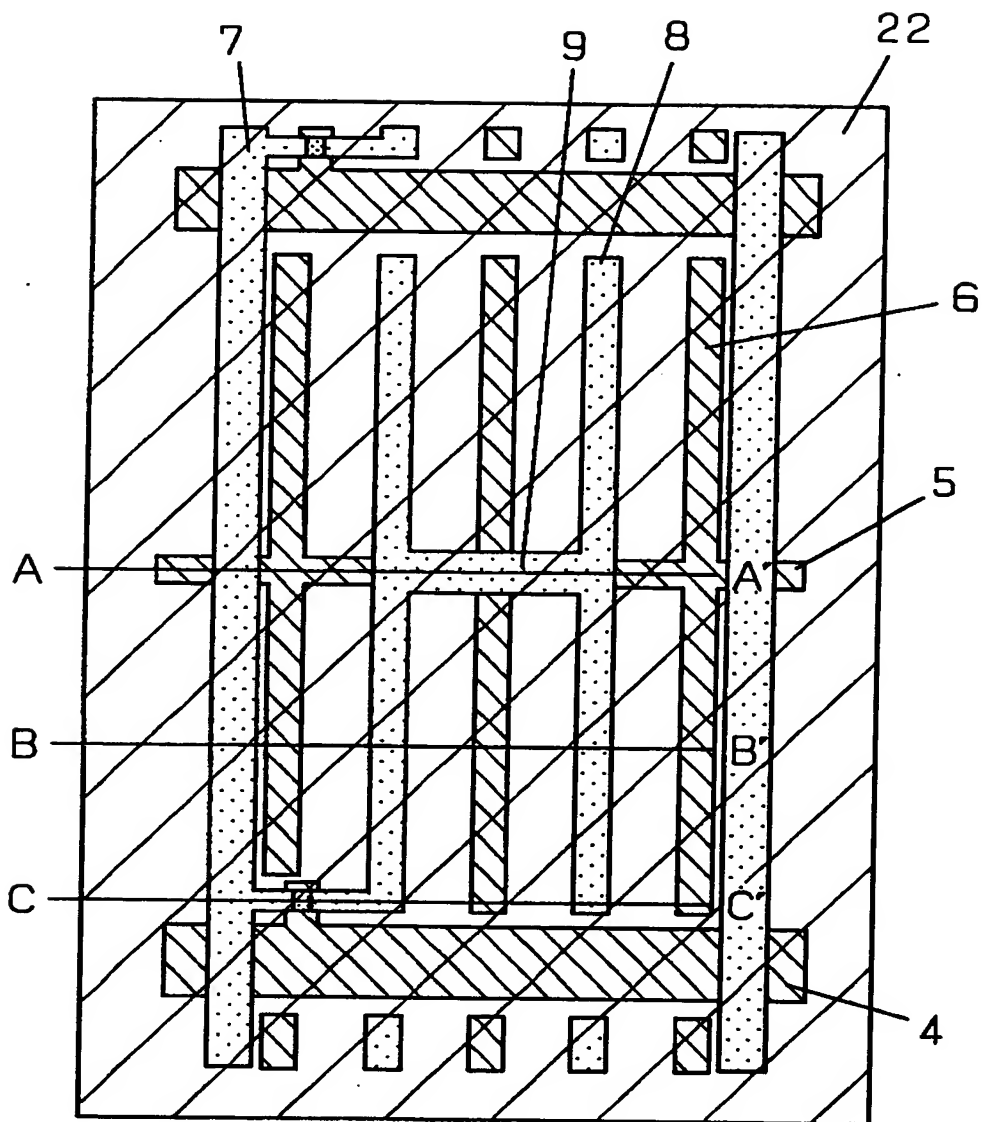
【図 3 4】



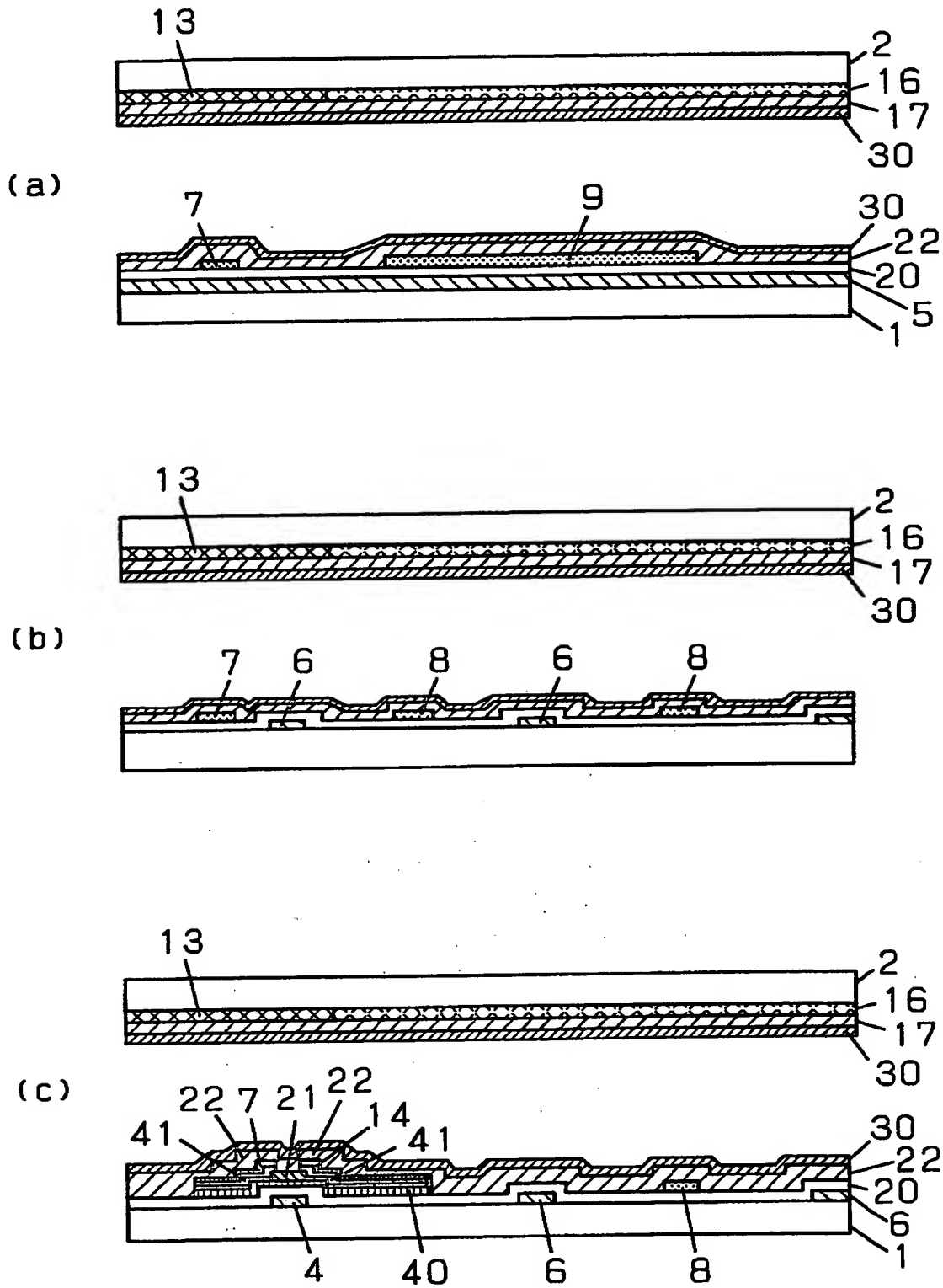
【図 35】



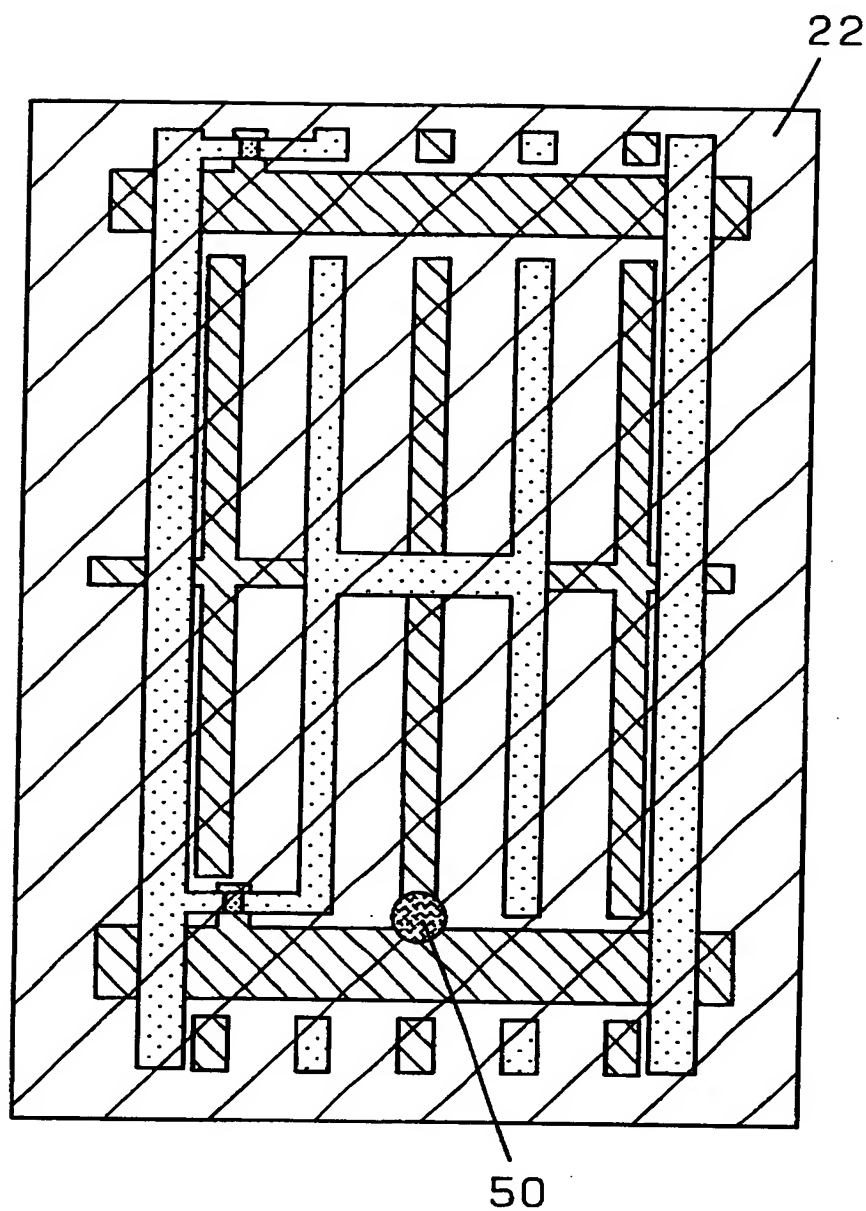
【図 36】



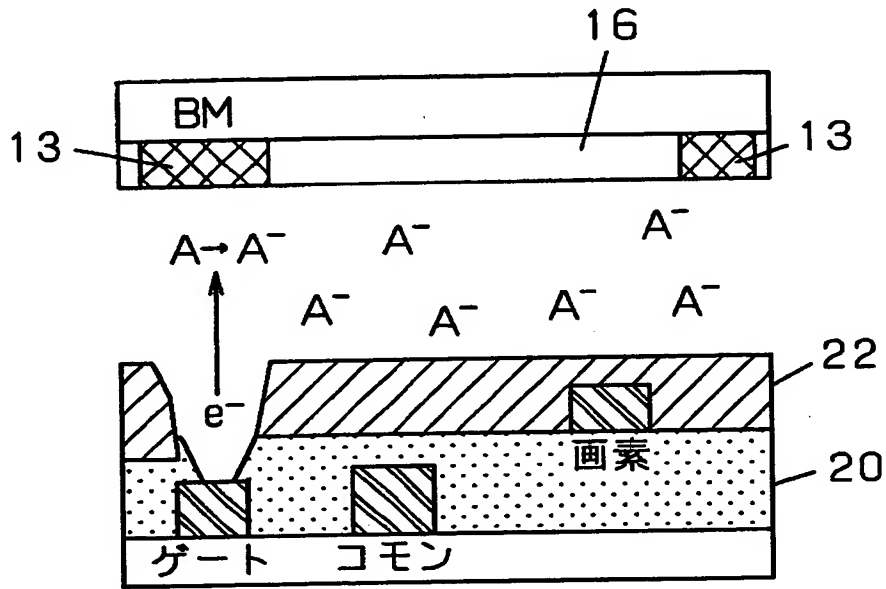
【図 37】



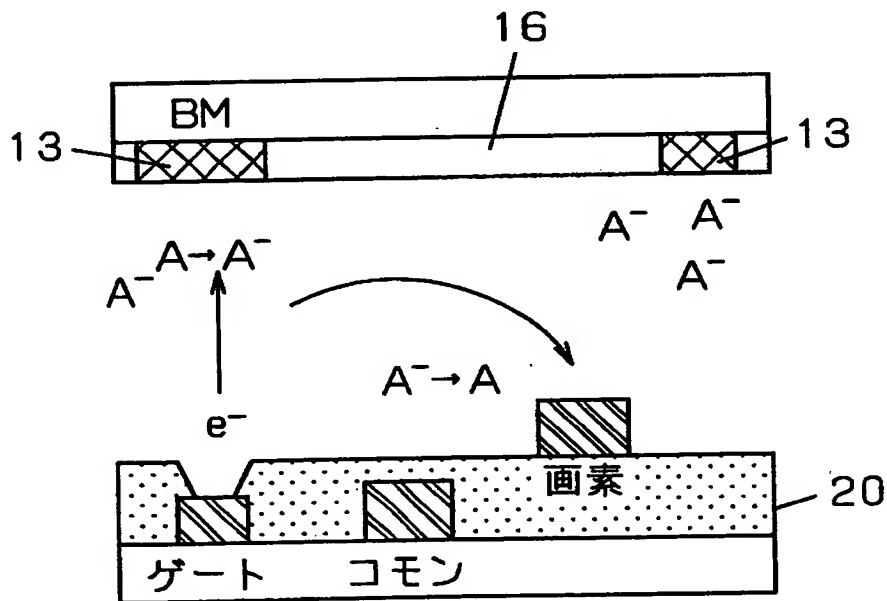
【図 38】



【図39】

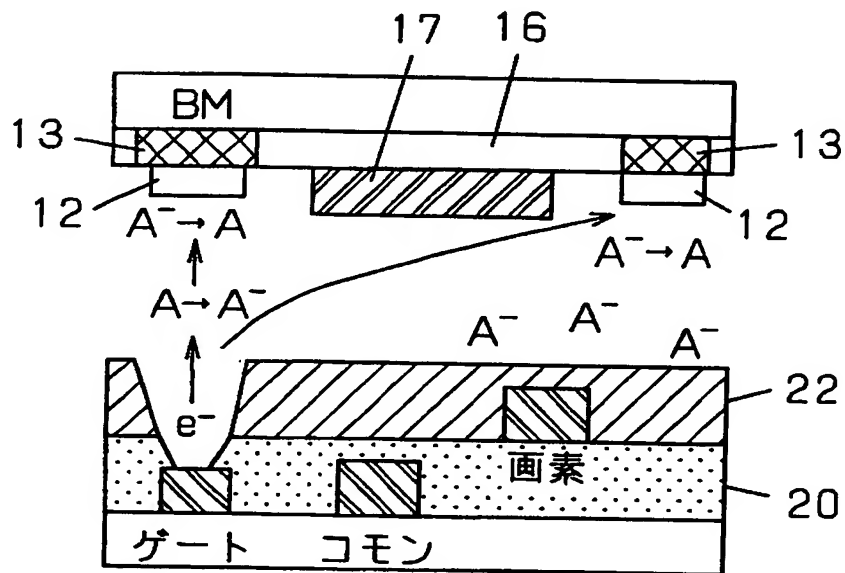


【図40】

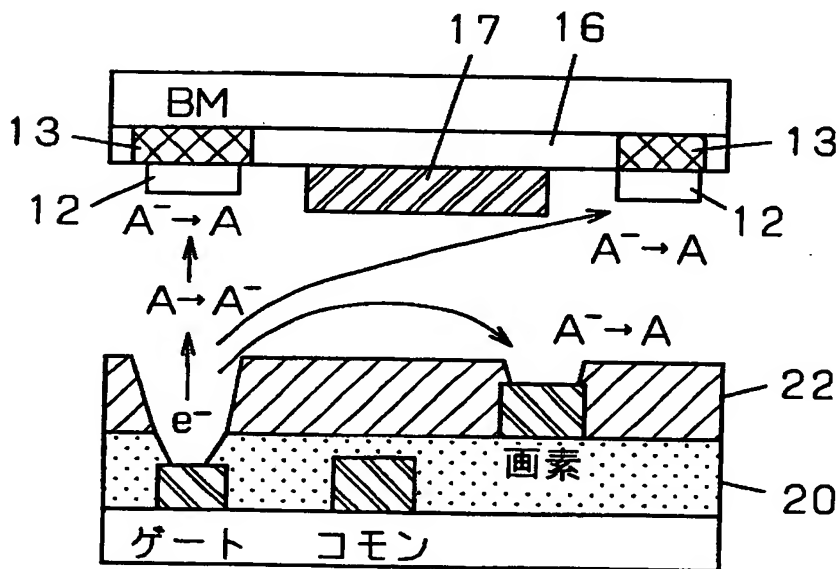




【図 4 1】



【図 4 2】





【書類名】 要約書

【要約】

【課題】 表示品位の良好な液晶パネルを得ることを目的とする。

【解決手段】 一方の基板に形成された画素電極と前記共通電極との間に電圧を印加して液晶分子の配列を変化させる液晶パネルにおいて、画素電極、共通電極、信号配線電極の少なくともいずれかの電極の上の少なくとも一部分に絶縁膜の形成されていない箇所を設け、絶縁膜の形成されていない部分により、電極が配向膜のみを介して、あるいは直接液晶に接するようにし、他方の基板に形成された第三の電極の上に絶縁膜の形成されていない箇所を設ける。このことによりゲート電位部に偏在したイオンが他の電位の露出部分に拡散、非イオン化される。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号

[000005821]

1. 変更年月日

1990年 8月28日

[変更理由]

新規登録

住 所

大阪府門真市大字門真1006番地

氏 名

松下電器産業株式会社